

UNIVERSIDADE FEDERAL DE VIÇOSA
CENTRO DE CIÊNCIAS EXATAS E TECNOLÓGICAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

CÉSAR AUGUSTO DA SILVA GONÇALVES RIBEIRO

**CONSTRUÇÃO DE UM INVERSOR TRIFÁSICO MODULADO POR
*SPACE VECTOR PWM***

VIÇOSA
2014

CÉSAR AUGUSTO DA SILVA GONÇALVES RIBEIRO

**CONSTRUÇÃO DE UM INVERSOR TRIFÁSICO MODULADO POR
*SPACE VECTOR PWM***

Monografia apresentada ao Departamento de Engenharia Elétrica do Centro de Ciências Exatas e Tecnológicas da Universidade Federal de Viçosa, para a obtenção dos créditos da disciplina ELT 490 – Monografia e Seminário e cumprimento do requisito parcial para obtenção do grau de Bacharel em Engenharia Elétrica.

Orientador: Prof. Dr. André Gomes Tôres

VIÇOSA
2014

“Não deixe o barulho da opinião dos outros abafar sua voz interior. E mais importante tenha a coragem de seguir seu coração e sua intuição. Eles de alguma forma já sabem o que você realmente quer se tornar. Tudo o mais é secundário.”

(Steve Jobs)

À minha mãe Maria, aos meus tios João e Myriam, e a todos os meus amigos que sempre me deram suporte para vencer todos os obstáculos impostos pela vida.

Agradecimentos

Mais uma vitória conquistada! E como em todas as disputas, uma vitória só é possível por uma força chamada união, cuja motriz principal advém de um tripé que me tornou em quem sou hoje. Primeiro, minha amada mãe Maria, inspiração por toda a luta e superação, por todos os pequenos momentos ao meu lado, me fortalecendo cada vez mais. E meus tios, João e Myriam, que sempre me apoiaram, confiaram em todas as decisões por mim tomadas.

Agradeço ainda aos meus familiares, em especial minha vó Conceição por todo o carinho. Aos “Vida Loka Tbm Ama” por tornar todos os momentos em alegria, felicidade, histórias que levarei para o resto da vida. Aos amigos da república que tornaram-se minha segunda família, fazendo de Viçosa um lar. À família diElétrica, que me ensinou diversas lições que levarei por onde eu estiver.

Aos meus amigos de São Paulo, que mesmo com a distância continuaram me incentivando e proporcionando muitos momentos de carinho. À todos aqueles que já tive a felicidade e oportunidade de jogar futsal, como companheiros do “Volt Full D.”, “Alambique de Lyons”, “LUVE”, entre outros.

Agradeço ainda a minha namorada Dani, por todo amor, compreensão, ajuda, por sempre estar ao meu lado quando precisei. E a todas as pessoas que de alguma forma me ajudaram nesse percurso.

Por fim, agradeço principalmente a Deus, por sempre iluminar meu caminho, me encher de bênçãos, e sempre colocar pessoas maravilhosas em minha vida. Muito obrigado Senhor.

Resumo

Na atualidade, diversas aplicações necessitam de valores de tensão ou frequência distinta das quais são fornecidas pela concessionária de energia elétrica. Para esses casos é possível recorrer aos circuitos inversores. Estes têm por finalidade a conversão da energia elétrica contínua, advinda de baterias ou circuitos retificadores, para energia elétrica alternada. Algumas das aplicações mais clássicas dos circuitos inversores são as fontes ininterruptas de energia (*UPS's*), acionamento de motores e filtros ativos, inserção das energias renováveis na rede elétrica, entre outros.

Para realizar essa tarefa, o inversor é composto por dispositivos semicondutores que chaveiam a tensão contínua numa sequência definida. Para ser mais específico, o inversor trifásico com três braços de dois níveis é composto por seis semicondutores, que conduzem ou não de acordo com uma modulação específica.

No presente trabalho, adotaram-se os IGBT's como semicondutores, e o *Space Vector PWM* como modulação. Para acionamento desses dispositivos, deve-se elaborar um circuito chamado *gate driver*, o qual é responsável por fornecer a tensão necessária para os IGBT's conduzirem. Entre os possíveis circuitos abordados pela literatura, tomou-se a topologia denominada *bootstrap*.

Por fim, os resultados experimentais obtidos mostram que o inversor trifásico construído com a proposta de modulação *SVPWM* apresentou uma boa resposta, sendo capaz de fornecer tensão para acionamento de uma carga trifásica.

Abstract

Currently, many applications require different values of voltage and frequency of which is provided by the power company. In these cases it is possible to use inverter circuits, in which aim at the conversion of direct power, arising batteries or DC bus, for alternating electricity. Some of the most classic applications are: uninterruptible power supplies (UPS's), motor drives, active filters, integration of renewable energy to the power grid, among others.

To accomplish this function, the inverter consists of semiconductor devices that switch the DC voltage in a defined sequence. To be more specific, the three-phase two-level inverter, with three arms consists of six semiconductors, leading or not according to a specific modulation.

In this paper, it was adopted the IGBT as semiconductors, and SVPWM as modulation. To drive these devices, it is necessary a circuit called gate driver, which is responsible for providing the necessary voltage for the IGBT's. Among the possible circuits discussed in the literature, it was chosen the bootstrap topology.

Finally, the experimental results shows that the three-phase inverter built with the proposed SVPWM modulation showed a good response, and it was able to provide voltage to drive a three-phase load.

Sumário

1	Introdução.....	14
2	Revisão Bibliográfica.....	15
2.1	Inversores	15
2.1.1	Inversores Trifásicos em Ponte Completa.....	16
2.2	Modulação	17
2.2.1	Modulação <i>SVPWM</i>	18
2.3	Dispositivos semicondutores empregados como chaves.....	24
2.3.1	IGBT.....	26
2.4	Gate Driver	27
2.4.1	<i>Bootstrap</i>	28
2.5	Microcontrolador	28
3	Desenvolvimento.....	30
3.1	Microcontrolador PIC18F4550	30
3.2	<i>SVPMW</i> em C++	31
3.3	Gate Driver	33
3.4	Módulo IGBT	35
3.5	Carga Instalada	36
3.6	Visão Geral do Inversor.....	36
4	Resultados e Discussões.....	38
4.1	Simulação no Matlab	38
4.2	Circuito Modulador	43
4.3	Circuito de Acionamento do Módulo IGBT.....	44
4.4	Testes com a carga.....	46
5	Conclusões.....	50
	<i>Referências Bibliográficas</i>	52

Lista de Figuras

Figura 1 - Classificações possíveis dos inversores (adaptada de [6]).....	15
Figura 2 - Inversor trifásico com três braços em ponte completa.	16
Figura 3 - Inversor trifásico com três braços a três fios [23].....	18
Figura 4 - Possíveis combinações para o inversor trifásico com três braços a três fios [19]. ..	19
Figura 5 - Vetores das tensões de saída inscritos nas coordenadas abc para o inversor trifásico com três braços a três fios [23].	20
Figura 6 - Vetores das tensões de saída inscritos nas coordenadas $\alpha\beta$ inversor trifásico [25].	21
Figura 7 - Geração do vetor da tensão de referência pela projeção nos vetores de saída do inversor [24].....	21
Figura 8 - Diagrama de blocos para inserção da sequência zero à onda moduladora [26].	22
Figura 9 – Six-Step [29].	23
Figura 10 - Limites de operação de componentes semicondutores de potência [30].	24
Figura 11 - Simbologia do IGBT [33].	27
Figura 12 – (a) Armazenamento da energia pelo capacitor (b) Acionamento do IGBT pelo capacitor [31].	28
Figura 13 - Pinagem do PIC18F4550 em encapsulamento DIP 40 pinos [40].....	31
Figura 14 - Topologia de <i>gate driver</i> (adaptada [43]).	34
Figura 15 - Módulo IGBT da <i>Datapool</i>	35
Figura 16 - Módulo didático com a carga trifásica.	36
Figura 17 - Visão geral do inversor trifásico.	37
Figura 18 - Estrutura do inversor no <i>Simulink</i>	38
Figura 19 - Sinal modulado em simulação.	39
Figura 20 - Corrente demandado pelo inversor no <i>Simulink</i>	40
Figura 21 - Tensões simuladas (a) V_{ab} (b) V_{an} (c) V_{ao} (d) V_{no}	41
Figura 22 - Espectro harmônico simulado de V_{ab}	42
Figura 23 - Espectro harmônico simulado de V_{no}	42
Figura 24 – <i>Six-step</i> no Proteus.	43
Figura 25 - Placa com PIC para geração do <i>SVPWM</i>	43
Figura 26 - Placas com os circuitos <i>bootstrap</i>	44
Figura 27 - Sinal após o <i>bootstrap</i>	44
Figura 28 - Tempo morto característico do IR2104.	45
Figura 29 - Montagem prática do inversor.	46
Figura 30 - Tensões (a) V_{ab} (b) V_{an} (c) V_{ao} (d) V_{no}	46
Figura 31 - Espectro harmônico da tensão de linha V_{ab}	47

Figura 32 - Conteúdo harmônico da tensão de sequência zero.	48
Figura 33 - Corrente demandada pelo inversor.	48

Lista de Tabelas

Tabela 1 - Possíveis vetores de comutação para o inversor trifásico com três braços a três fios [23].....	19
Tabela 2 - Comparação entre alguns semicondutores [32].....	26
Tabela 3 - Características do IR2104 [43].....	33
Tabela 4 - Valores dos dispositivos empregados no <i>gate driver</i>	34
Tabela 5 - Principais características do IGBT G4PC30UD [45].....	35
Tabela 6 - Dados da prática e da simulação do inversor.	39

1 Introdução

O processo de conversão de energia elétrica de um nível de tensão, corrente ou de frequência para outro, utilizando interruptores eletrônicos, é realizado por conversores.

Tratando-se de energia alternada (CA) para contínua (CC.) denomina-se o conversor como retificador. Já o processo contrário, ou seja, de energia contínua para alternada o responsável é chamado de inversor.

Os inversores possuem uma gama de aplicações, como: fontes ininterruptas de energia; acionamento de motores; filtros ativos; controle de velocidade para motores síncronos e de indução; inserção das energias renováveis na rede elétrica; entre outros. Desta maneira, diversas topologias de inversores têm sido desenvolvidas. Com isso, ele apresenta muitas formas de classificação, sendo essas devido às características de entrada ou saída, ou ainda pelo dispositivo utilizado para realizar o chaveamento.

Para a sequência de chaveamento do inversor de tensão, existem diversas estratégias de modulação. Dentre essas estratégias, podem-se citar as modulações: em onda quadrada [1]; por largura de pulso senoidal (*SPWM*) de alta frequência [2]; delta [3]; *space vector* [4].

Entre essas modulações, a *Space Vector* tem sido muito aplicada em inversores de tensão por vários motivos que serão abordados no decorrer deste trabalho. Desta forma, o presente estudo tem por finalidade a apresentação da construção de um inversor trifásico modulado por *Space Vector PWM*.

2 Revisão Bibliográfica

2.1 Inversores

Os inversores são responsáveis pela conversão de níveis contínuos de tensão ou corrente em níveis alternados em sua saída, apresentando simetria em amplitude e frequência de operação fixa ou variável, dependendo da aplicação [5].

Eles podem ser classificados de diversas formas, como pelas características de entrada ou saída, ou ainda pelo dispositivo semicondutor. A Figura 1 ilustra o diagrama com possíveis classificações [6].

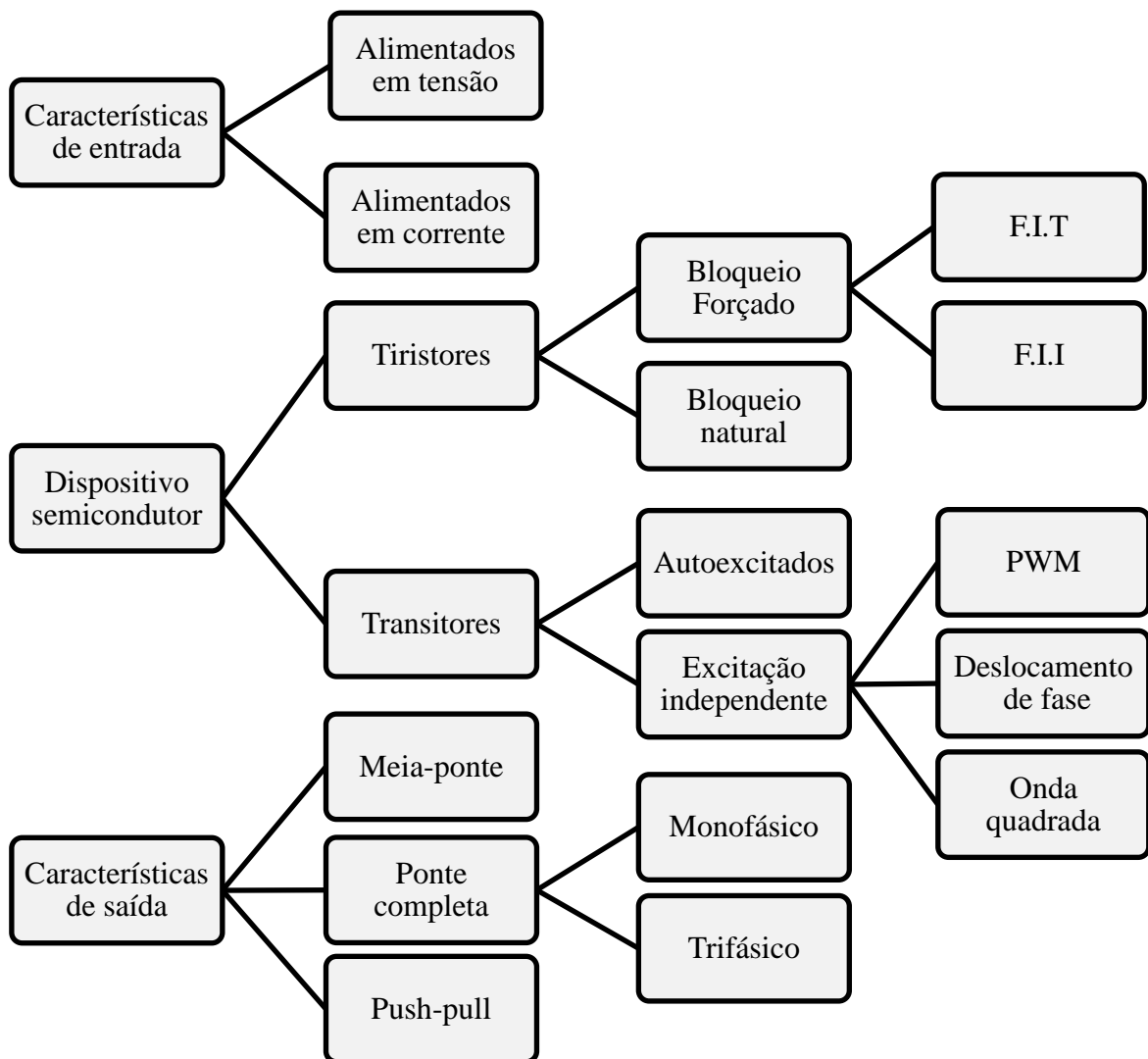


Figura 1 - Classificações possíveis dos inversores (adaptada de [6]).

Dentre as características de entrada, têm-se conversores CC-CA de tensão e de corrente. Os inversores alimentados em tensão possuem como entrada uma fonte de tensão ou um capacitor de alto valor em seu lugar. Da mesma forma, os inversores de corrente têm uma fonte de corrente ou um indutor de valor elevado para substituí-la [5].

Quanto aos dispositivos de chaveamento utilizados, pressupõe-se que se trata de dispositivos semicondutores, e não de elementos vibradores eletromecânicos. Nessa perspectiva, temos os tiristores e os transistores. Os primeiros podem ser divididos em inversores de bloqueio natural ou bloqueio forçado (com fonte inversa de tensão, F.I.T, ou de corrente, F.I.I). Já o segundo, em autoexcitados ou excitação independente [6], [7].

Por fim, a classificação devido à configuração de saída, na qual se encontram em suma maioria, inversores contruídos em push-pull [8], [9], meia-ponte [10], [11] e ponte completa [12], [13]. O inversor em ponte completa encontrado em aplicações monofásicas e trifásicas [6].

2.1.1 Inversores Trifásicos em Ponte Completa

A Figura 2 ilustra a topologia básica de um inversor trifásico com três braços em ponte completa. Esse é formado por três braços inversores, sendo cada braço composto por dois interruptores semicondutores denominados na figura por S , e seis diodos conectados em antiparalelo, que têm por finalidade a proteção dessas chaves interruptoras contra tensão reversa [14], [15].

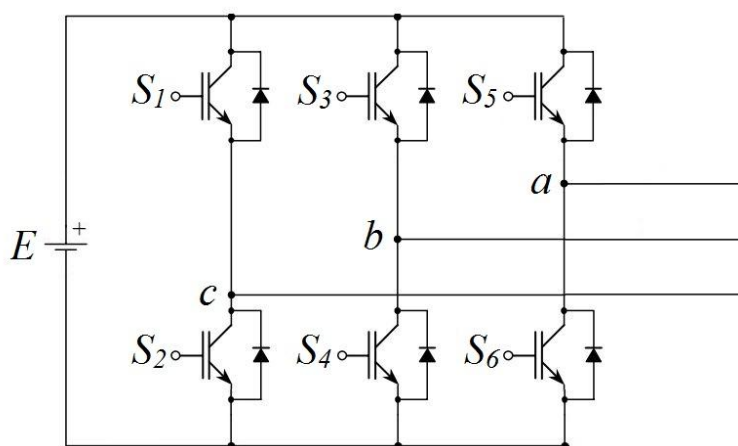


Figura 2 - Inversor trifásico com três braços em ponte completa.

Existem diversas estratégias de chaveamento propostas na literatura. Em [14] e [16] são mostrados dois modos fundamentais que completam um ciclo com seis chaveamentos. São esses a condução por 180° e condução por 120° .

No primeiro, três chaves de braços distintos conduzem simultaneamente por 180°. Nesse sinal de controle, é necessário que cada interruptor do mesmo braço conduza de maneira complementar, a fim de não causar um curto circuito na fonte contínua. Para tal, insere-se um pequeno intervalo de tempo, chamado de tempo morto (*dead time*), em que os dois semicondutores permanecem cortados. Existem, ainda, seis modos de operação em um ciclo e a duração de cada modo é de 60° [14], [15], [16].

Já no último, duas chaves conduzem ao mesmo tempo por 120°. Ao contrário da condução por 180°, a condução por 120° não necessita do tempo morto, uma vez que há um atraso de $\pi/6$ entre o corte de um e a condução do outro [14], [16].

Ao traçar o paralelo entre esses dois modos fundamentais observa-se que o tipo 180° é em geral mais empregado por dois motivos: (i) como os semicondutores conduzem por 120°, eles são menos utilizados comparados aos de condução por 180° para as mesmas condições de carga; e (ii) no tipo 180° a forma de onda da tensão de saída não é afetada pela natureza da carga [17].

Em muitas aplicações industriais esses dois sinais de controle não são o suficiente, pois se deseja controlar a amplitude, frequência e fase das tensões e correntes geradas nos terminais CA. Esse controle pode ser realizado por outras técnicas, e segundo [14], as comumente utilizadas são: modulação por largura de pulso (único, múltiplos, senoidal, senoidal modificada) e controle por deslocamento de fase.

Além dessas, é possível controlar por meio da tensão de entrada CC fornecida para o inversor através de um *chopper*. Ou pela tensão de saída CA do inversor, com um regulador CA entre o inversor e a carga [16]. Ainda, uma técnica em ascensão é a modulação por largura de pulso *Space Vector (SVPWM)*.

2.2 Modulação

Segundo [14], a estratégia de modulação é o processo de mudança de estado dos componentes eletrônicos de um conversor. E por meio dela é possível gerar uma tensão fundamental de saída tão próxima quanto possível do sinal de referência [18].

Como se deseja obter uma tensão alternada na saída de um inversor de tensão pode-se aplicar uma tensão senoidal para modulação dos semicondutores. Por isso, entre as

modulações citadas anteriormente, a mais utilizada em inversores de tensão é a modulação *PWM* senoidal, conhecida pelo termo *SPWM* (*Sinusoidal PWM*).

Ainda, a modulação *PWM* descontínua com topo liso (*DFTPWM*) é muitas vezes utilizadas com a finalidade de minimizar o número de comutações dos interruptores, reduzindo assim as perdas de energia inerentes às comutações.

Outra técnica para os inversores trifásicos é a *SVPWM*, pelos seguintes fatos [19], [20]:

- Fácil implementação digital;
- Diminuição do conteúdo harmônico da tensão de saída;
- Redução do número de comutações nos interruptores;
- Aumento do índice de modulação de amplitude do inversor.

A técnica de modulação *SVPWM* tem por princípio a teoria de fasores espaciais e associa a cada estado de condução das chaves um vetor espacial da tensão de saída do inversor. Por esse fato, é preciso determinar qual tipo de inversor será utilizado, sendo mais específico, escolher entre os inversores trifásicos com: três braços a três fios [4], três braços a quatro fios [21], ou quatro braços a quatro fios [22].

No presente trabalho, será abordado o inversor com três braços a três fios, para maiores detalhes sobre as demais configurações basta recorrer às fontes bibliográficas.

2.2.1 Modulação *SVPWM*

O inversor trifásico com três braços a três fios é ilustrado na Figura 3.

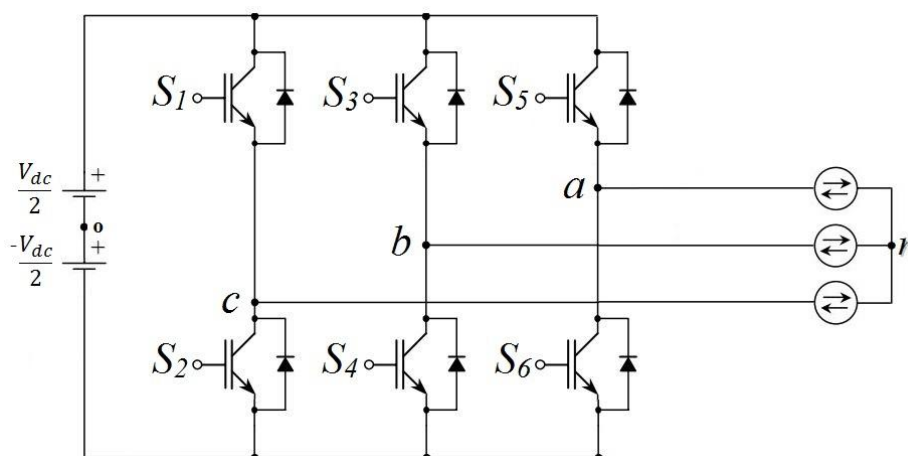


Figura 3 - Inversor trifásico com três braços a três fios [23].

Adota-se que as chaves pertencentes ao um mesmo braço inversor são comandadas de forma complementar, por exemplo, as chaves S_1 e S_2 , ou, S_5 e S_6 .

Sendo assim, tem-se os 8 possíveis estados de condução do inversor, os quais são ilustrados na Figura 4 e mostrados na Tabela 1, onde “1” indica que a fase está ligada ao terminal positivo do elo CC, e “0” do terminal negativo.

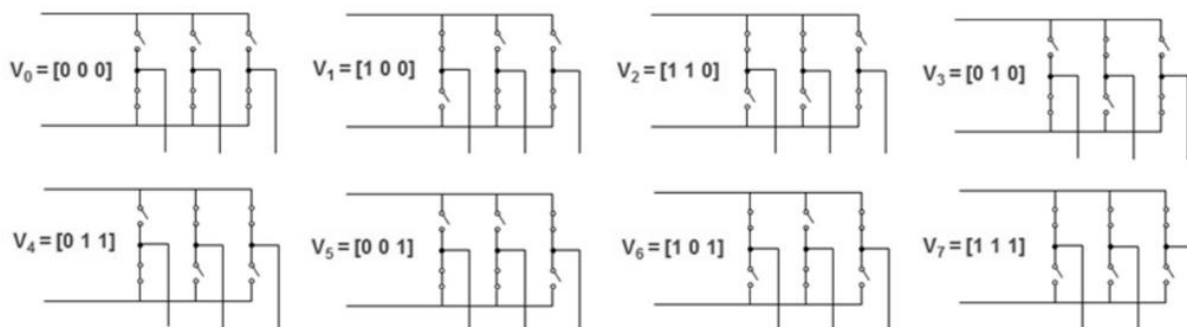


Figura 4 - Possíveis combinações para o inversor trifásico com três braços a três fios [19].

Tabela 1 - Possíveis vetores de comutação para o inversor trifásico com três braços a três fios [23].

S_1	S_3	S_5	v_{an}	v_{bn}	v_{cn}	v_{ab}	v_{bc}	v_{ca}	Vetores
0	0	0	0	0	0	0	0	0	v^0
1	0	0	1	0	0	1	0	-1	v^1
1	1	0	1	1	0	0	1	-1	v^2
0	1	0	0	1	0	-1	1	0	v^3
0	1	1	0	1	1	-1	0	1	v^4
0	0	1	0	0	1	0	-1	1	v^5
1	0	1	1	0	1	1	-1	0	v^6
1	1	1	1	1	1	0	0	0	v^7

Ao aplicar a Lei de Kirchhoff das tensões na saída do inversor, conclui-se que v_{ab} , v_{bc} e v_{ca} são linearmente dependentes, logo seus possíveis vetores podem ser inscritos em um mesmo plano, no qual essas tensões representam os eixos. Tal plano é representado pela Figura 5 [23].

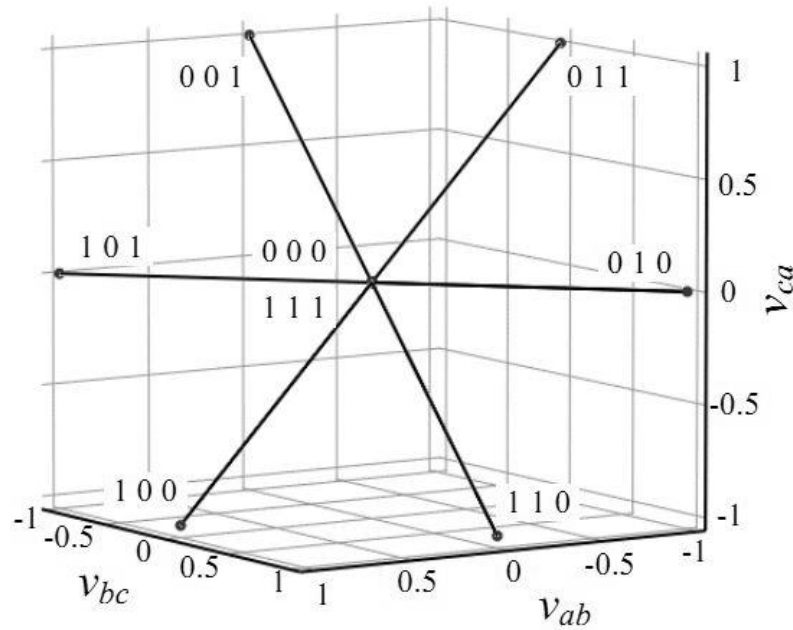


Figura 5 - Vetores das tensões de saída inscritos nas coordenadas abc para o inversor trifásico com três braços a três fios [23].

Uma vez descrito os vetores das tensões de saída em um mesmo plano com três dimensões pode-se utilizar uma transformação linear de $\mathfrak{R}^3 \rightarrow \mathfrak{R}^2$ a fim de simplificar a abordagem dos possíveis vetores. Geralmente, utiliza-se a transformação denominada $\alpha\beta$, a qual é dada pela matriz (1) [23] [24].

$$T_{\alpha\beta} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \quad (1)$$

Ao aplica a matriz (1) nos possíveis vetores descritos na Tabela 1, obtém-se seis vetores não nulos defasados de 60° entre eles e com módulo igual a $\sqrt{2/3}$, e dois vetores nulos. Esses vetores são inscritos nas coordenadas $\alpha\beta$ como mostrado na Figura 6. Por essa figura ainda, observa-se o vetor (V^*) a ser sintetizado. Em condições de regime permanente, para obter um sistema trifásico senoidal equilibrado, esse vetor é girante no plano $\alpha\beta$ descrevendo uma circunferência [25].

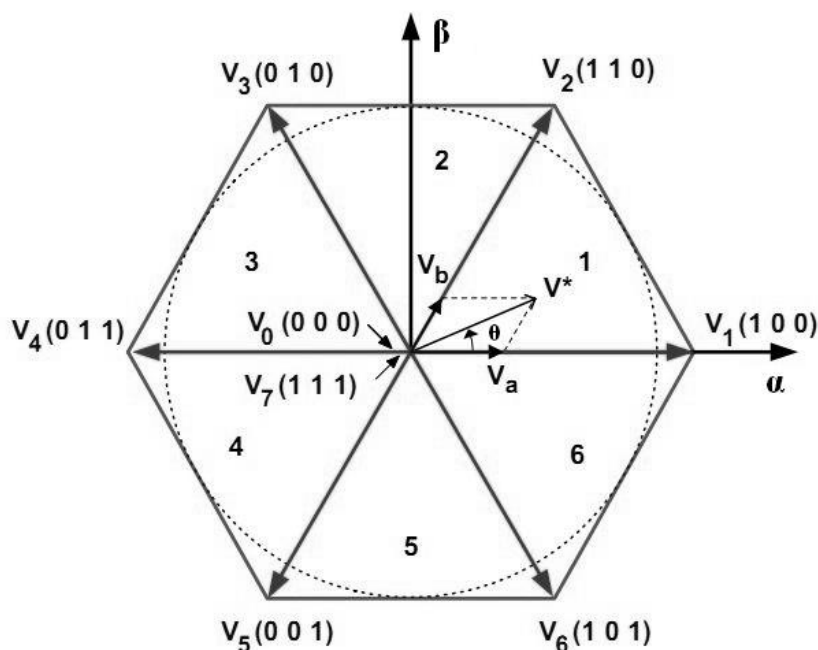


Figura 6 - Vetores das tensões de saída inscritos nas coordenadas $\alpha\beta$ inversor trifásico [25].

A fim de sintetizar o vetor V^* podem-se tomar duas análises distintas: (i) o vetor de referência é obtido pela projeção dele nos vetores da tensão de saída [24], como ilustrado na Figura 6; (ii) baseia-se no cálculo da componente de sequência zero a ser inserida no sinal de referência [26].

Na primeira análise, o vetor desejado, V^* , é projetado sobre os dois vetores de saída mais próximo, por exemplo, os vetores \bar{V}_{100} e \bar{V}_{110} , como ilustrado na Figura 7 [24].

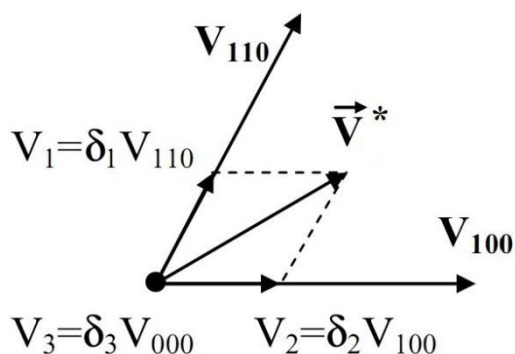


Figura 7 - Geração do vetor da tensão de referência pela projeção nos vetores de saída do inversor [24].

O tamanho de cada projeção, V_1 e V_2 , determina a fração δ do período da modulação que será ocupado por cada vetor de saída, de acordo com a relação (2) [24].

$$\delta_1 = \frac{|V_1|}{|\bar{V}_{110}|} \quad \delta_2 = \frac{|V_2|}{|\bar{V}_{100}|} \quad (2)$$

A aplicação do vetor nulo pela fração δ_3 do período de modulação é normalmente requerida para satisfazer a condição (3). A qual apenas expressa o fato de que o período de modulação deve ser ocupado completamente pelos vetores da tensão de saída [24].

$$\delta_1 + \delta_2 + \delta_3 = 1 \quad (3)$$

Desta forma, o vetor médio da tensão de saída do inversor \bar{V}_0 é dado por (4) [24].

$$\bar{V}_0 = \delta_1 V_{110} + \delta_2 V_{100} + \delta_3 V_{000} = V_1 + V_2 = \bar{V}^* \quad (4)$$

Deve-se atentar para (i) o vetor nulo pode ser V_{000} , bem como o V_{111} ; (ii) a ordem de aplicação dos vetores é arbitrária; e (iii) a comutação do vetor V_1 para V_2 sempre requer a comutação de uma única fase do inversor [24].

Essa implementação descrita requer um esforço computacional considerável, pois se devem localizar os vetores mais próximos, em seguida determinar a amplitude das projeções e por fim determinar as frações de δ dos períodos de modulação.

Já a segunda opção para sintetizar o sinal, apresenta uma abordagem mais simplória. Basta calcular a tensão de sequência zero. Para isso, toma-se o sinal de menor magnitude entre os três sinais de referência e multiplica-o por 0,5. Em seguida, insere-se esse sinal aos sinais de referência, como ilustrado pelo diagrama de blocos da Figura 8 [26].

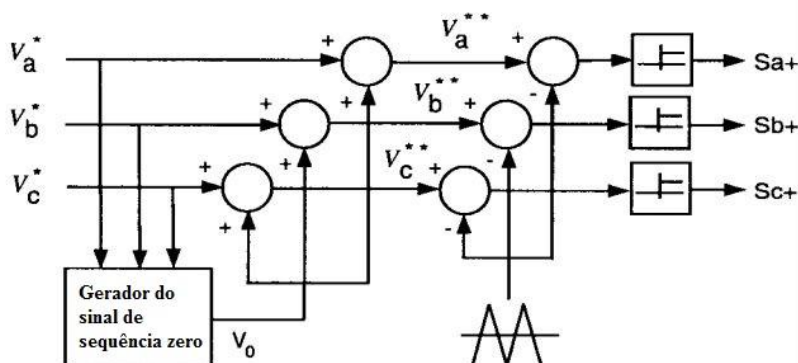


Figura 8 - Diagrama de blocos para inserção da sequência zero à onda moduladora [26].

Uma vez sintetizado o sinal de referência, deve-se atentar se o mesmo não está na região de saturação, isto é, se o vetor V^* não excede a circunferência inscrita no hexágono da Figura 6.

A região linear de operação do *SVPWM* é determinada pelo índice de modulação M , o qual é definido como a razão entre o vetor de referência da tensão (V^*) e o valor de pico da componente fundamental da onda quadrada de tensão, correspondendo à operação *six-step*, com limite máximo dado por $2/\pi V_{dc}$. Dessa forma, esse índice varia entre 0 e 1 [27].

A partir de M pode-se tomar três regiões distintas: (i) região linear, a qual apresenta $0 \leq M < 0,907$; (ii) região de sobremodulação modo I, na qual considera-se que apenas a amplitude do vetor de tensão varia, com isso tem-se $0,907 \leq M < 0,952$; e por fim (iii) região de sobremodulação modo II, onde tanto amplitude como o ângulo influenciam no vetor de tensão, desta forma $0,952 \leq M \leq 1$ [27], [28].

A máxima sobremodulação ocorre quando se toma V^* como o valor de pico da componente fundamental da onda quadrada. Isso acontece quando se trabalha com *six-step*. Nessa configuração, a todo instante, três semicondutores estão chaveando, como ilustrado na Figura 9.

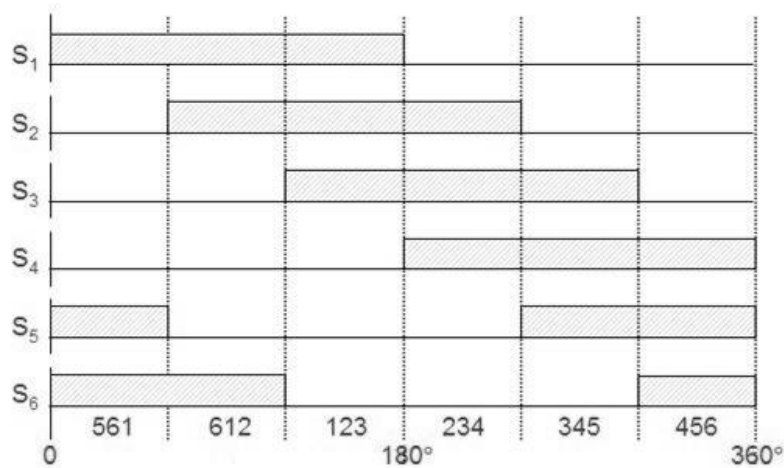


Figura 9 – Six-Step [29].

O *six-step* tem por característica não apresentar os harmônicos de terceira ordem e múltiplos de três na tensão de linha (V_{ab}), assim como, na tensão de fase da carga (V_{an}) e, por conseguinte nas correntes. Isso porque esses harmônicos estão presentes na tensão de fase do inversor (V_{ao}), e ao realizar $V_{ao} - V_{bo}$ eles são anulados, contendo apenas na tensão de

sequência zero (V_{no}). Além disso, o controle da amplitude da tensão de saída do inversor só é dado pela fonte contínua [29].

2.3 Dispositivos semicondutores empregados como chaves

Segundo [14], a eletrônica de potência é “a aplicação da eletrônica de estado sólido para o controle e conversão da energia elétrica”.

A base da eletrônica de potência consiste no chaveamento de dispositivos semicondutores de potência, os quais apresentam uma evolução considerável desde o final da década de 1980 [7], [18].

Até então, os tiristores eram os únicos dispositivos disponíveis, dessa forma possuía custos proibitivos para utilização em sistemas de menor porte, sendo utilizado somente em sistemas de controle de potência industriais [7].

Com a introdução dos transistores, os campos de atuação coberto pela eletrônica de potência cresceram e evoluíram rapidamente, assim como o avanço tecnológico permite o desenvolvimento dos limites desses dispositivos.

A Figura 10 ilustra uma distribuição dos componentes semicondutores, indicando limites aproximados (2004) para valores de tensão de bloqueio, corrente de condução e frequência de comutação. Assim como dito, a evolução da tecnologia faz com que esses limites sejam batidos, porém essa tem por finalidade, uma primeira aproximação das faixas de potência de cada um [30].

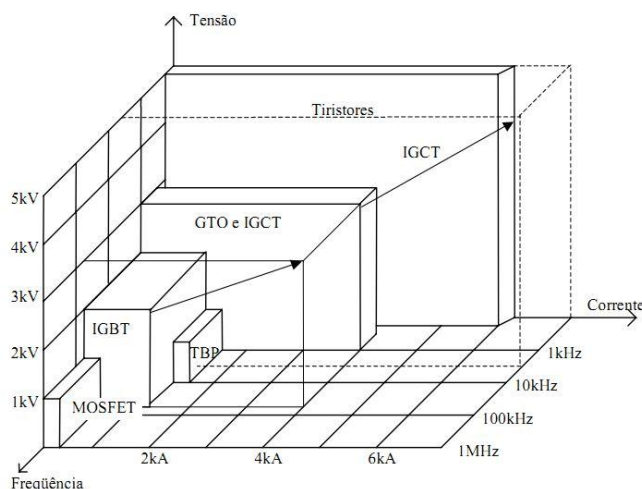


Figura 10 - Limites de operação de componentes semicondutores de potência [30].

Os tiristores em suma maioria são utilizados como chaves biestáveis que vão do estado de não-condução para o estado de condução. Tem como principal vantagem a capacidade de suportar substanciais correntes de falta por um breve período, até a atuação da proteção. Em contrapartida, seus inconvenientes residem no fato de o bloqueio necessitar de circuitos de comutação forçada e possuir baixa frequência de comutação [7], [18].

Os transistores bipolares de junção (TBJ) são operados em regime de saturação, ou seja, atuam no espaço em sua curva característica na qual apresenta uma pequena queda de tensão no estado de comutação. Essa é sua principal vantagem comparada aos demais semicondutores. Porém, como desvantagens, eles precisam de uma corrente de base elevada para garantir seu estado de condução, além da frequência de chaveamento relativamente baixa [7], [16], [18].

Os transistores de efeito de campo de óxido metálico semiconductor (MOSFET's), ao contrário dos TBJ's, realizam o comando pela aplicação de uma tensão entre o gate-source e a corrente demandada é mínima para tal. Eles ainda podem chavear em frequências da ordem de centenas de kHz. Suas desvantagens estão na vulnerabilidade a descargas eletrostáticas e na dificuldade de serem protegidos contra condições de falha em curto-circuito [7], [16], [18].

Os transistores bipolares de junção com porta isolada (IGBT's) são dispositivos que reúnem as pequenas perdas em condução dos TBJ's com a facilidade de acionamento dos MOSFET's, tornando-o cada vez mais popular nos circuitos de controle de potência de uso industrial ou eletrônica de consumo [7], [16], [18]. Porém para algumas aplicações, possui a desvantagem de necessitar de elevadas correntes de base em sua entrada [31].

Os *Gate Turn Off Thyristor* (GTO's) são dispositivos que apresentam características dos transistores e dos tiristores. Assim como os transistores, eles precisam de uma elevada corrente para conduzir e para bloqueá-lo. Já como tiristores, podem suportar tensões e correntes elevadas, além de poderem ser protegidos contra sobrecorrente ou curto circuito por fusível [18].

Por fim, os *Integrated Gate Commutated Thyristor* (IGCT's), os quais são capazes de comutação comandada para ligar e desligar. Sua principal característica reside na integração do circuito de comando junto ao dispositivo de potência [30].

A Tabela 2 mostra, em resumo, as principais características de alguns dos dispositivos semicondutores apresentados neste trabalho [32].

Tabela 2 - Comparação entre alguns semicondutores [32].

	TBJ	MOSFET	IGBT	IGCT
Sinal de controle	Corrente	Tensão	Tensão	Corrente
Circuito de Gate	Complexo	Simples	Simples	Incorporado ao dispositivo (complexo)
Densidade de corrente	Média	Alta em baixas tensões; Baixa em altas tensões	Alta	Muito alta
Perda nos circuitos de controle/disparo	Média	Muito baixa	Muito baixa	Baixa, comparado com a potência de operação
Perdas de comutação	Média	Muito baixa	Baixa	Baixa
Perdas de condução	Média – depende de V_{CEsat}	Baixas, para tensões menores de 500V	Média. (quedas de tensão da ordem de 2V)	Média (2V de queda, mesmo conduzindo kA)
Velocidade de chaveamento	Média	Muito alta	Alta	Baixa

Uma vez vistos os dispositivos semicondutores, o IGBT será o semicondutor utilizado no presente trabalho devido suas características enquadrar-se nos requisitos desejados para o inversor trifásico.

2.3.1 IGBT

A Figura 11 ilustra o símbolo de um IGBT canal N, o qual é composto por três terminais: a porta (*gate*), o coletor e o emissor [16].

Para funcionamento desse semicondutor deve-se polarizar positivamente o terminal coletor em relação ao terminal emissor, dessa forma deixando-o “ligado”. Aplicando-se uma tensão positiva na porta maior que a tensão limiar, o IGBT conduzirá. Para o bloqueio basta reduzir a tensão na porta para um valor menor que a tensão limiar do dispositivo [16].

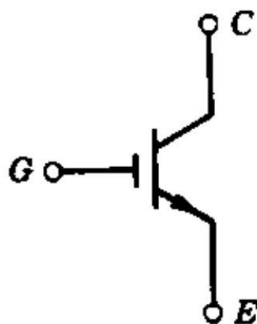


Figura 11 - Simbologia do IGBT [33].

Para proteção contra tensão reversa, em casos da carga não ser puramente resistiva, deve-se aplicar um diodo em antiparalelo. Em alguns IGBT's esse diodo já está presente e possuem características compatíveis com os tempos de chaveamento do IGBT [34]. Para descobrir se o IGBT apresenta o diodo basta conferir o datasheet do mesmo.

2.4 Gate Driver

Assim como abordado na seção anterior, o IGBT conduzirá ao aplicar uma tensão, de amplitude de +15 V, entre o *gate* e o emissor. Ao analisar a Figura 2 nota-se que os semicondutores S_2 , S_4 e S_6 possuem seus emissores conectados à referência da fonte de alimentação, enquanto as chaves S_1 , S_3 e S_5 têm seus emissores ligados aos coletores do semicondutor do mesmo braço. Dessa forma, tem-se uma referência flutuante para os sinais de comando de seus *gates* [35].

Logo para acionar os IGBT's faz-se necessário o uso de um circuito específico para gerar estes sinais de comando com referência flutuante. Esse é denominado circuito de comando de *gate*, e deve permitir uma operação adequada do interruptor nos estados de comutação, condução e bloqueio [36].

Muitas vezes esses circuitos apresentam o isolamento entre o circuito de controle e o circuito de potência, utilizando foto sensores de sinal para transmitir os pulsos da entrada para a saída. Ou ainda, utilizando transformadores para desacoplar eletricamente o sinal de comando e assim alterar a referência do pulso [31], [35].

Já alguns circuitos não apresentam o isolamento. Eles utilizam a técnica conhecida como *Bootstrap*, usada em inversores para potências menores que 2 kW e tensão menores que 600 V [31].

Pelo fato da simplicidade de construção e adequação da potência à utilizada no inversor do presente trabalho, a técnica *bootstrap* será esplanada com maiores detalhes.

2.4.1 Bootstrap

O circuito de *gate driver* que utiliza a técnica do *bootstrap* é baseado em capacitores e um dispositivo comutador. Esse elemento comutador tem por finalidade permitir o carregamento do capacitor, pela fonte que alimenta o *driver*, em determinado momento e posteriormente utiliza-la no IGBT da parte “alta” do braço inversor [31].

Essa energia é armazenada no capacitor quando o IGBT da parte “baixa” da ponte está conduzindo, pois a tensão da fonte cai sobre o capacitor, assim como ilustrado na Figura 12 (a). Num segundo instante, o *gate driver* conduzirá a tensão do capacitor para disparar o IGBT de cima, sendo que o diodo impede que essa energia volte para a fonte, como mostrado na Figura 12 (b) [31].

Deve-se atentar para o valor do capacitor empregado, visto que esse depende diretamente da frequência de chaveamento dos IGBT's, pois, por exemplo, caso ele possua um valor muito alto de capacitância, maior será seu tempo para carregar e descarregar, e caso a frequência de chaveamento seja muito baixa, o capacitor não terá energia suficiente para descarregar para disparar o semicondutor.

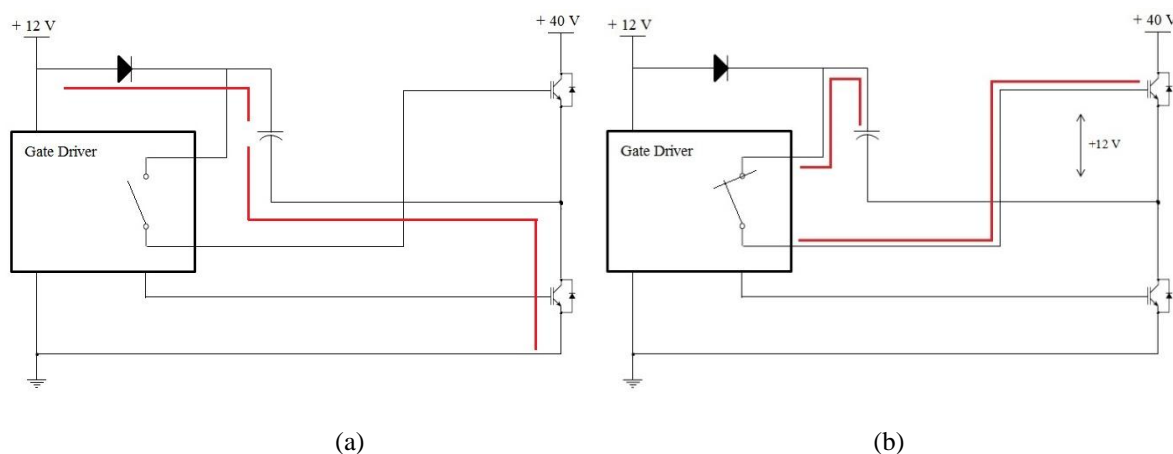


Figura 12 – (a) Armazenamento da energia pelo capacitor (b) Acionamento do IGBT pelo capacitor [31].

2.5 Microcontrolador

Com o advento da tecnologia os microcontroladores tornaram-se os principais dispositivos utilizados para fazer toda a estratégia de controle digital de conversores [37].

Segundo [38], na memória interna dos microcontroladores podem ser armazenados dois tipos de informações: instruções de controle, que corresponde ao programa que se executa, e instruções de dados, para manipular os dados como variáveis e constantes.

Sua capacidade de instruções de controle que será utilizada com a finalidade de acionar o *gate driver* com a modulação *SVPWM*. Esse será implementado através da linguagem C. O microcontrolador ainda pode ser programado na linguagem Basic ou Assembly [39].

Dentre os possíveis microcontroladores *PIC (Programmable Integrated Controller)* optou-se pelo 18F4550, o qual é muito usado devido à sua versatilidade e a funcionalidade de seus recursos [39].

3 *Desenvolvimento*

3.1 *Microcontrolador PIC18F4550*

Os microcontroladores PIC18F4550 pertencem à família de PIC18F da *Microchip*®, e está entre os de tecnologia mais avançada. Suas principais características são listadas abaixo [39] [40]:

- Memória de programa *Flash* de 32k *bytes*;
- Memória de dados RAM de 2048 *bytes*;
- Memória EEPROM de 256 *bytes*;
- 35 pinos de I/O;
- Comunicação serial EUSART;
- 13 canais de entrada analógicas de 10 bits;
- Frequência de operação de até 48 MHz;
- Disponibilidade em padrão DIP 40 pinos;
- 02 comparadores;
- Canal de comunicação *I2C Master*;
- Oscilador interno selecionável de 31 kHz a 8 MHz;
- Entrega ou drena até 25 mA por pino;
- Três interrupções internas;
- Quatro *Timers* internos (TMR0, TMR1, TMR2 e TMR3);

Dentre essas características, as imprescindíveis para o algoritmo *SVPWM* são as portas I/O, o TRM0. As portas podem funcionar como entrada, saída ou ambos, de acordo com o programado no algoritmo. Elas ainda podem ser configuradas como digitais ou analógicas. Para o caso da configuração digital, os sinais são níveis de tensão nulos ou de cinco volts. Já o TRM0 (*Timer 0*) é um temporizador para o clock interno com 8 bits [39], [41].

A Figura 13 ilustra toda a pinagem do microcontrolador PIC18F4550, sendo os pinos de número 11 e 32 a alimentação do mesmo, enquanto os de número 12 e 31 o terra do microcontrolador. Para o oscilador externo de 4 MHz utilizou-se o pino 13 como entrada e o 14 como saída. Por fim, utilizaram-se três pinos da “Port B” como saída digital da modulação SVPWM.

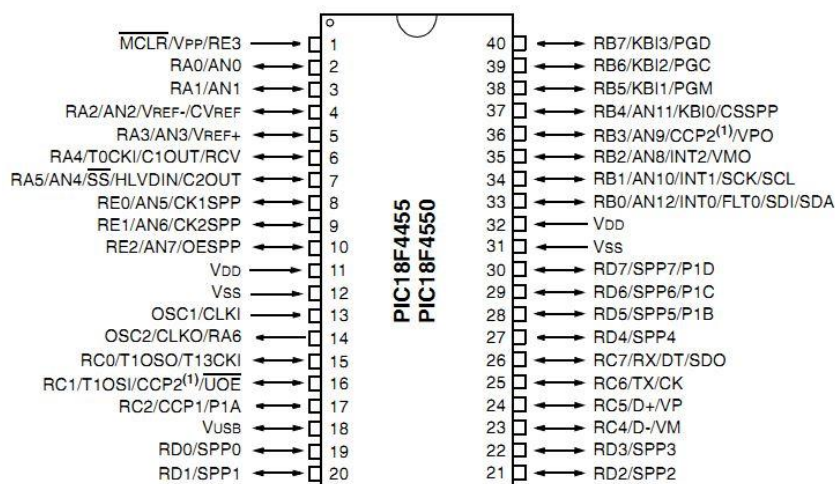


Figura 13 - Pinagem do PIC18F4550 em encapsulamento DIP 40 pinos [40].

3.2 SVPMW em C++

Segundo [42], “para se desenvolver um programa que resolva um determinado problema é necessário encontrar uma sequência de instruções (algoritmo) que cujas execuções resultem na solução da questão”.

Nessa perspectiva, para o presente trabalho, é necessário desenvolver um algoritmo que gere através da linguagem C++ os sinais do *Space Vector PWM*. Para tal, fez-se uso do software *PCW Compiler*, através do qual é possível compilar o algoritmo elaborado.

Inicialmente definiu-se a frequência de chaveamento, 1 kHz. Em seguida, de posse do oscilador externo definido, 4 MHz, determinou-se com que frequência o estouro do *TIMER0* seria realizado, visto que esse será o temporizador utilizado.

```
#int_timer0
void trata_t0()
{
    set_timer0 ( 178 + get_timer0() );
    etapa = etapa + 1;
    k = 1;
}
```

Num segundo momento, descreve-se a função principal do programa. Essa é composta pela interrupção, a qual utilizou o TIMER0 como temporizador. E pela sequência de chaveamento. O SVPWM elaborado na programação corresponde ao *six-step*, ou seja, a região de sobremodulação na qual se tem um maior aproveitamento do barramento CC.

```
void main()
{
    setup_timer_0 (RTCC_INTERNAL|RTCC_DIV_64);
    setup_timer_0 (RTCC_8_BIT);
    enable_interrupts (global | int_timer0);
    set_timer0(178);

    while (true)
    {
        if (k = 1)
        {
            if (etapa == 1)
            {
                output_bit (s1, 1);
                output_bit (s2, 0);
                output_bit (s3, 0);
            }

            if (etapa == 2)
            {
                output_bit (s1, 1);
                output_bit (s2, 1);
                output_bit (s3, 0);
            }

            if (etapa == 3)
            {
                output_bit (s1, 0);
                output_bit (s2, 1);
                output_bit (s3, 0);
            }

            if (etapa == 4)
            {
                output_bit (s1, 0);
                output_bit (s2, 1);
                output_bit (s3, 1);
            }
        }
    }
}
```



```

    if (etapa == 5)
    {
        output_bit (s1, 0);
        output_bit (s2, 0);
        output_bit (s3, 1);
    }

    if (etapa == 6)
    {
        output_bit (s1, 1);
        output_bit (s2, 0);
        output_bit (s3, 1);
        etapa = 0;
    }

    k = 0;
}

```

3.3 Gate Driver

Uma vez definida a técnica que seria utilizada para o acionamento dos semicondutores, o próximo passo seria escolher os dispositivos e seus valores para construção do *gate driver*.

Para o dispositivo comutador optou-se pelo IR2104 da *Interational Rectifier*®. Suas principais características são mostradas na Tabela 3.

Tabela 3 - Características do IR2104 [43].

V_{OFFSET}	600 V max.
I_{0 +/-}	130 mA / 270 mA
V_{OUT}	10 – 20 V
T_{on/off}	680 & 150 ns
Deadtime	520 ns
Input Logic	3,3 V, 5 V e 15 V

Note que o IR2104 já apresenta um tempo morto de 520 ns, a fim de que os semicondutores do mesmo braço não sejam acionados simultaneamente, causando um curto circuito na fonte contínua.

Além disso, possui uma tensão de saída entre 10 a 20 V, suficiente para acionar o *gate* do IGBT que necessita em torno de 15 V. E aceita uma entrada de 3,3 V, 5 V ou 15 V no pino responsável pela lógica, no qual será inserido a saída do PIC18F4550. E como a saída será programada para ser digital, ela apresentará uma saída de 5 V, compatível com o IR2104.

A Figura 14 ilustra a conexão típica do circuito de *gate driver* com o IR2104.

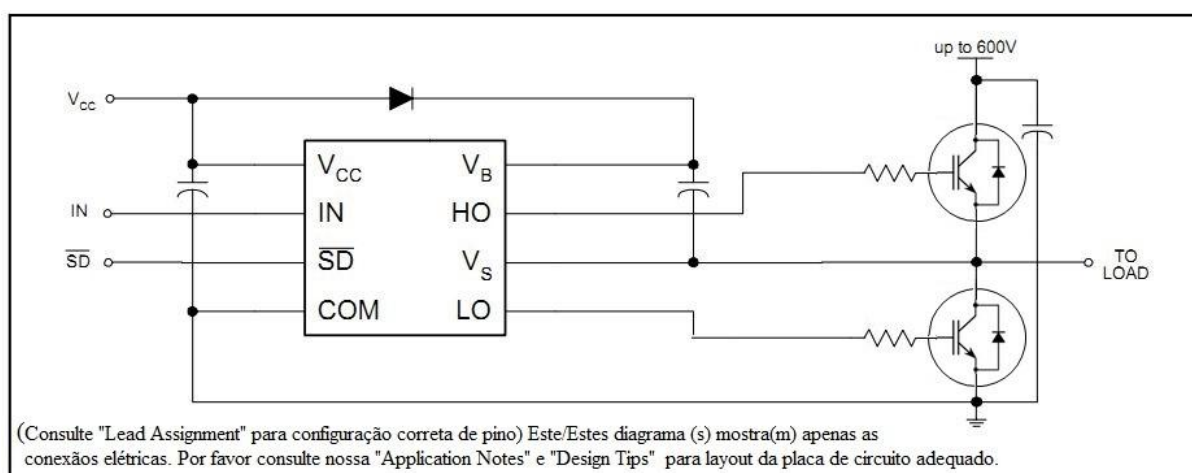


Figura 14 - Topologia de *gate driver* (adaptada [43]).

Para definição dos valores dos capacitores e resistores utilizaram-se resultados prévios. Os valores são apresentados na Tabela 4.

Tabela 4 - Valores dos dispositivos empregados no *gate driver*.

Resistores	56 Ω
Capacitor <i>boost</i>	1 μF
Capacitor de entrada	0,47 μF
Diodo	1N4004

3.4 Módulo IGBT

Entre as diversas opções de IGBT's optou-se por utilizar o módulo da *Datapool* [44], mostrado na Figura 15. Esse apresenta seis IGBT's G4PC30UD [45], o qual apresenta o diodo em antiparalelo em seu encapsulamento, e principais características descritas através da Tabela 5. O módulo ainda apresenta um filtro LC, para redução das harmônicas, o qual não será utilizado.

Tabela 5 - Principais características do IGBT G4PC30UD [45].

V_{CES}	600 V
$V_{CE(on) \text{ typ.}}$	1,95 V
V_{GE}	15 V
I_C	12 A
$t_d \text{ (on)}/t_d \text{ (off)}$	40 ns/120 ns

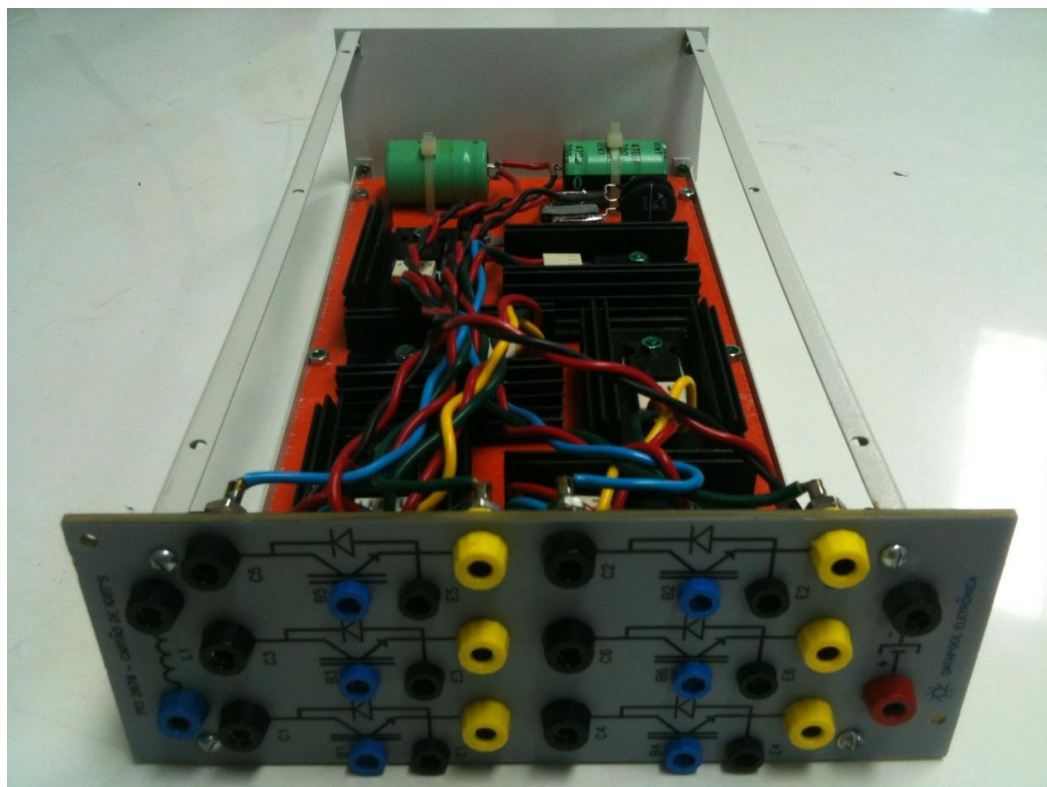


Figura 15 - Módulo IGBT da *Datapool*.

3.5 Carga Instalada

Uma vez definida a estrutura do inversor trifásico, ou seja, com três braços a três fios, determinou-se a carga a qual ele alimentaria e a forma a qual ele seria conectado à mesma, estrela ou delta.

A carga utilizada foi uma lâmpada incandescente de 127 V e 200 W para cada fase, instaladas em estrela a um módulo didático, ilustrado na Figura 16.



Figura 16 - Módulo didático com a carga trifásica.

3.6 Visão Geral do Inversor

Visto todas as considerações realizadas para construção do inversor trifásico com três braços a três fios, a Figura 17 ilustra todas as ligações realizadas.

O microcontrolador tem por finalidade a transformação do software para hardware do SVPWM, o qual é ligado aos *gate driver*, e esses por fim alimentam os IGBT's. Como barramento CC. utilizou-se uma fonte simétrica com 40 V.

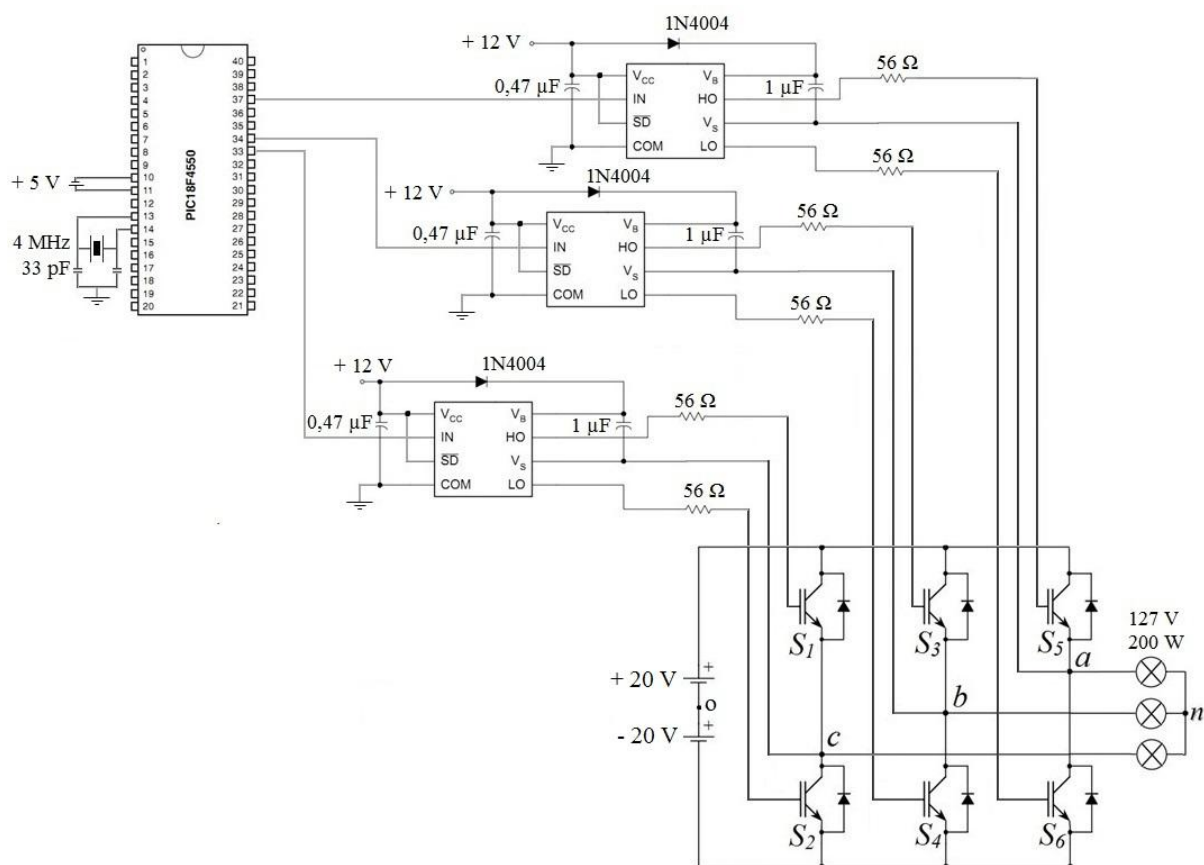


Figura 17 - Visão geral do inversor trifásico.

4 Resultados e Discussões

4.1 Simulação no Matlab

Com a finalidade de obter uma forma de comparação para os resultados levantados em laboratório, construiu-se o inversor trifásico no *Matlab/Simulink*, Figura 18.

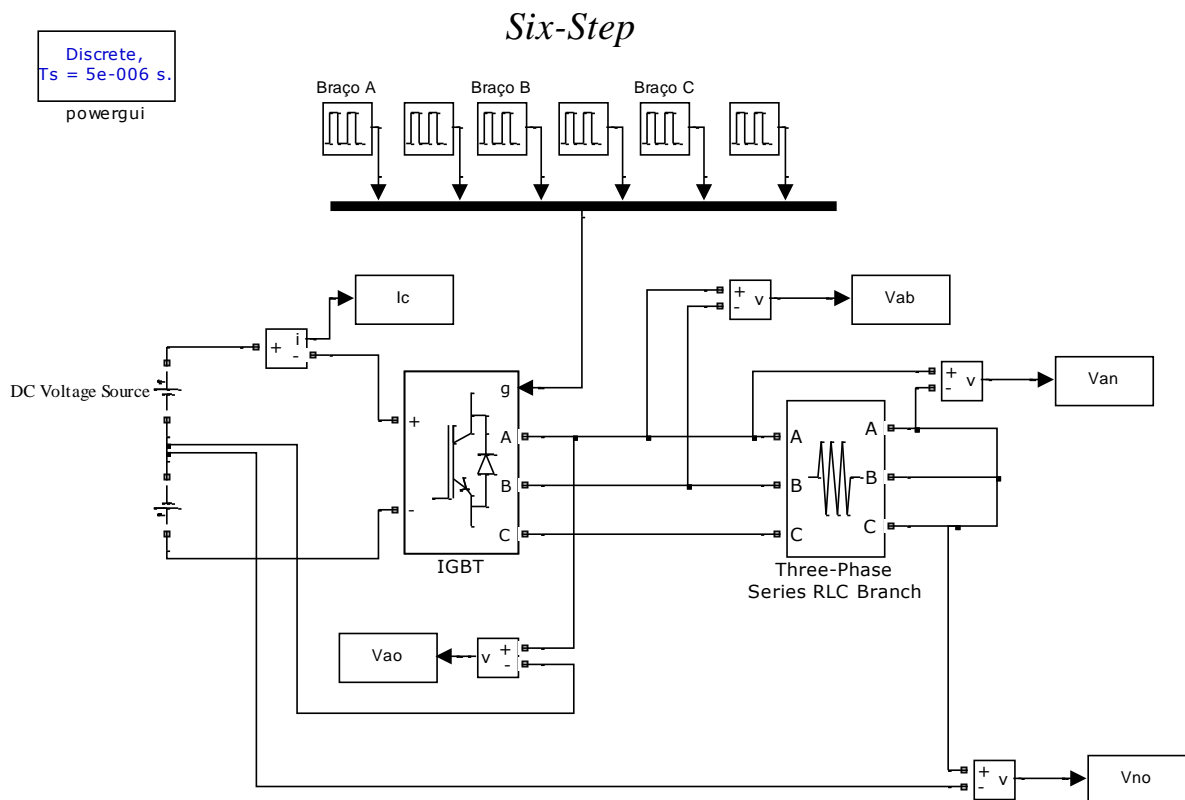


Figura 18 - Estrutura do inversor no *Simulink*.

Para aumentar a credibilidade da comparação, usaram-se os dados mostrados na Tabela 6. Porém, um ponto que não é possível representar da mesma forma é a carga trifásica, pois a adotada em laboratório foi um conjunto de lâmpadas incandescentes, as quais possuem uma região não linear na curva de resistência. Para contornar essa situação variou-se a carga até encontrar um valor que demandasse a mesma corrente da fonte cc.

Tabela 6 - Dados da prática e da simulação do inversor.

Simulação		Laboratório	
Fonte CC.	40 V	Fonte CC.	40 V
Frequência de chaveamento	1 kHz	Frequência de chaveamento	1 kHz
Incremento da simulação	$5 \cdot 10^{-6}$	Incremento do osciloscópio	$5 \cdot 10^{-6}$

Inicialmente, utilizaram-se os blocos geradores de pulso para construção do *six-step*, com uma frequência de 1 kHz, como ilustrado na Figura 19.

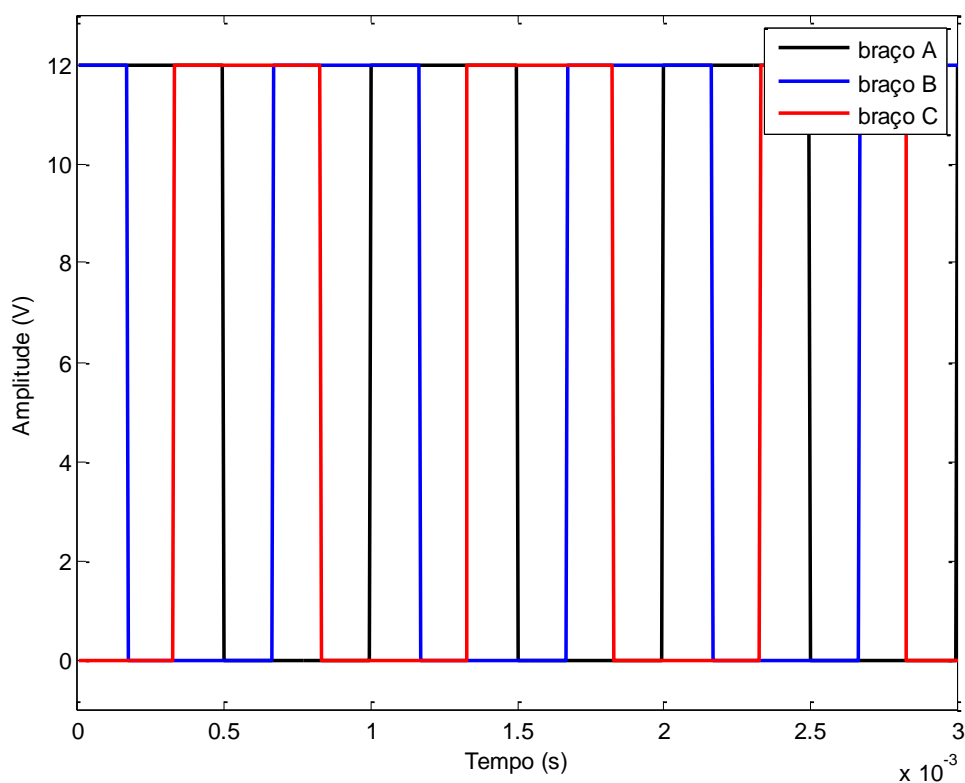


Figura 19 - Sinal modulado em simulação.

Num segundo momento, usaram-se duas fontes contínuas para simular uma fonte simétrica de +20 e -20. Em seguida, o bloco ‘*Universal Bridge*’ representou a ponte inversora com os seis IGBT’s.

Por fim, a carga trifásica ligada em estrela sem o neutro conectada ao ponto médio da fonte, caracterizando um inversor trifásico com três braços a três fios. O valor da resistência

foi obtido variando-se seu valor até encontrar uma corrente exigida da fonte simétrica próxima à coletada no experimento, mostrada na Figura 20.

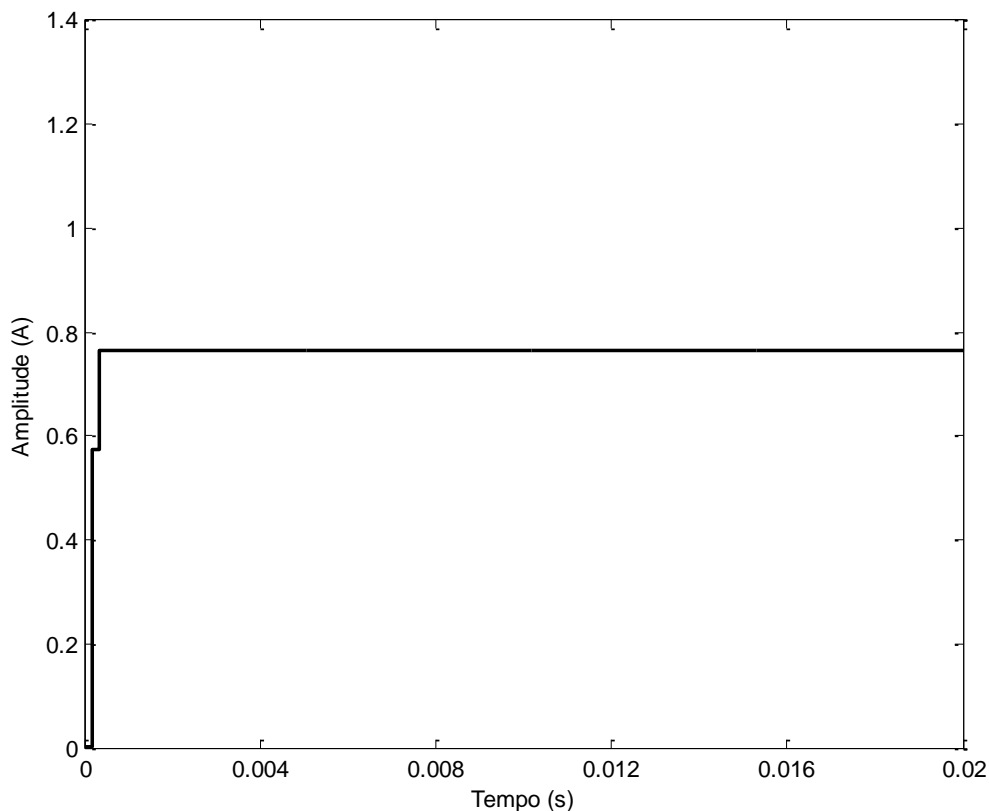


Figura 20 - Corrente demandado pelo inversor no *Simulink*.

Note na Figura 20 que o inversor leva um pequeno tempo para responder, em número, a resposta permanente leva 0,335 ms para ser atingida. Nessa figura o transitório foi ilustrado com a finalidade de mostrar o tempo de resposta do inversor no *Simulink*, entretanto nas próximas curvas esse será desconsiderado. O valor de resistência para essa corrente é de 35 Ω .

A Figura 21 mostra a tensão de linha (V_{ab}); a tensão de fase na carga (V_{an}); a tensão de fase do inversor (V_{ao}); e a tensão de sequência zero (V_{no}). Nota-se a simetria existente na curva V_{ab} , cada máximo positivo possui o mesmo tempo do máximo negativo, 0,325 ms. Além disso, observa-se ainda que a frequência do sinal é de 1 kHz, assim como esperado.

Além dessa, as tensões de fase do inversor e da carga também contêm simetria em relação ao tempo e amplitude. Por fim, ainda observa-se que a tensão de sequência zero tem simetria entre o valor positivo (6,667 V) e negativo (-6,667 V)

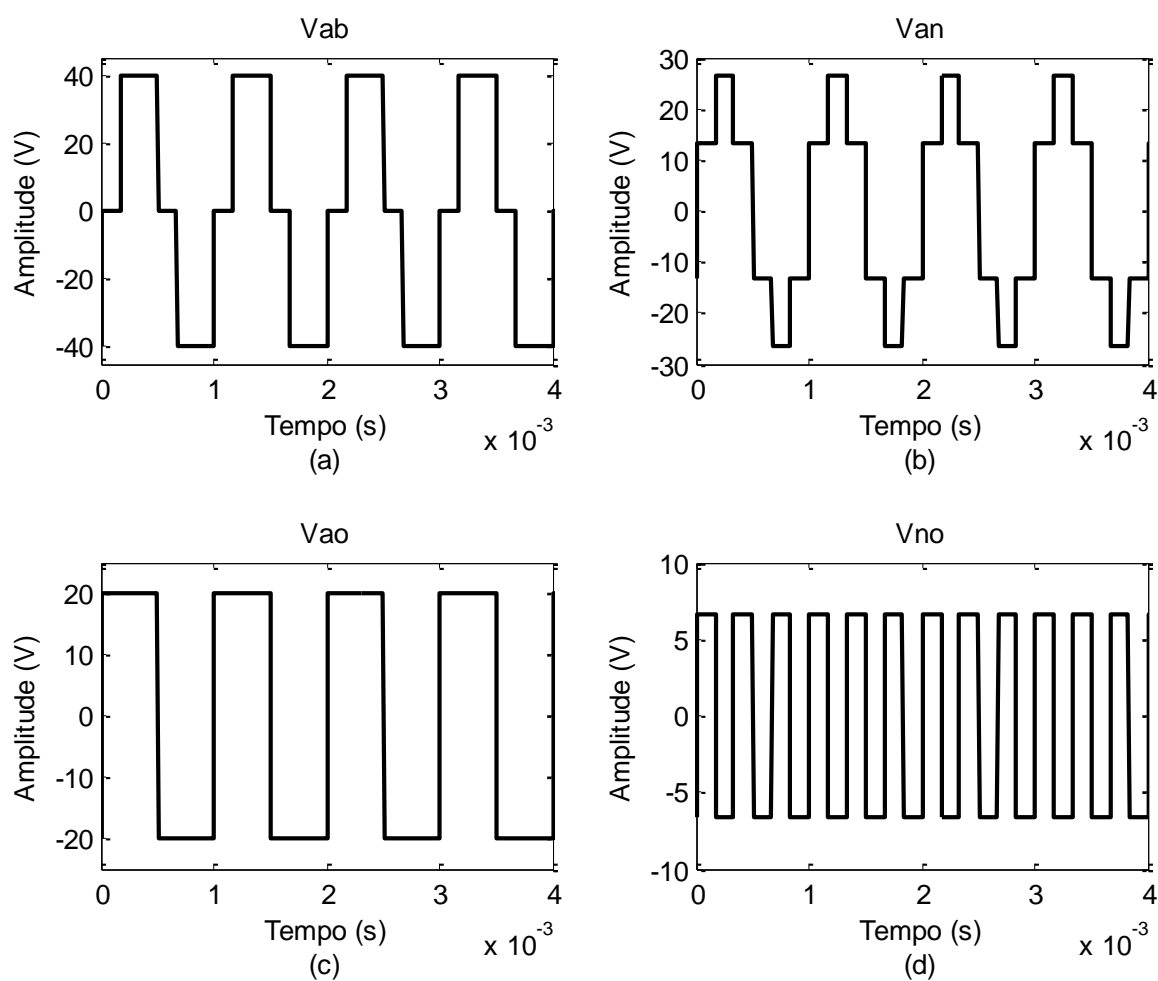


Figura 21 - Tensões simuladas (a) Vab (b) Van (c) Vao (d) Vno

Por fim, as curvas dos espectros harmônicos da tensão de linha e da tensão de sequência zero foram levantadas. A Figura 22 mostra o espectro harmônico para tensão de linha.

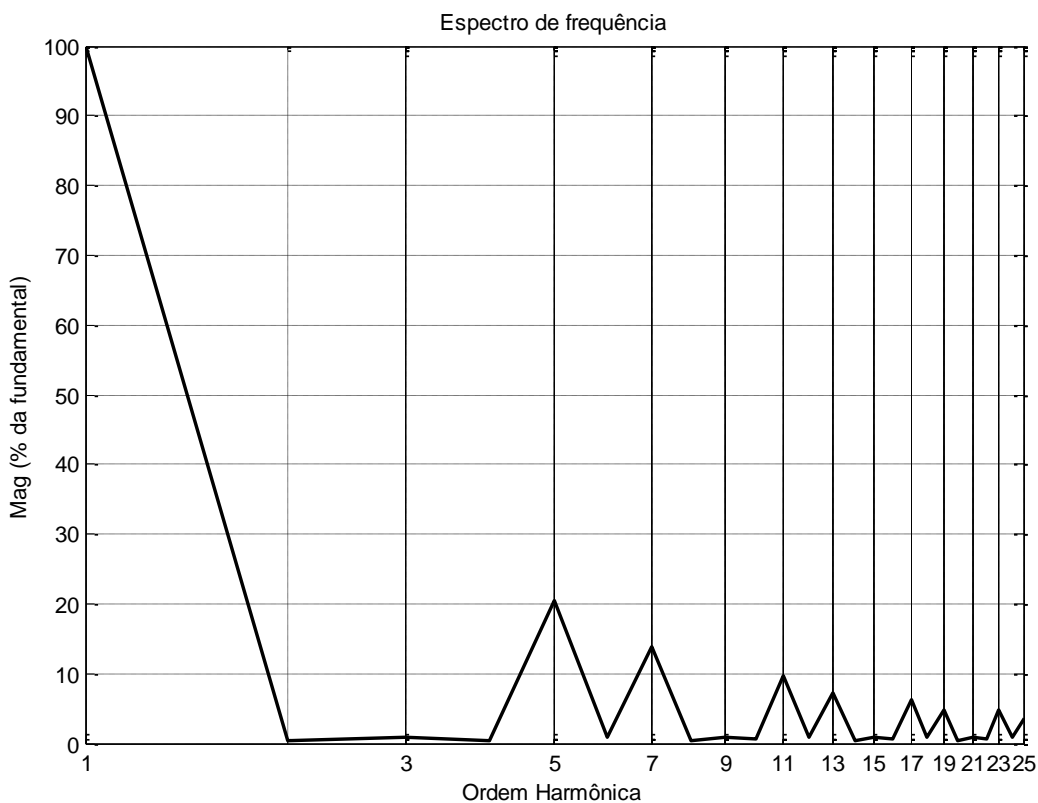


Figura 22 - Espectro harmônico simulado de V_{ab} .

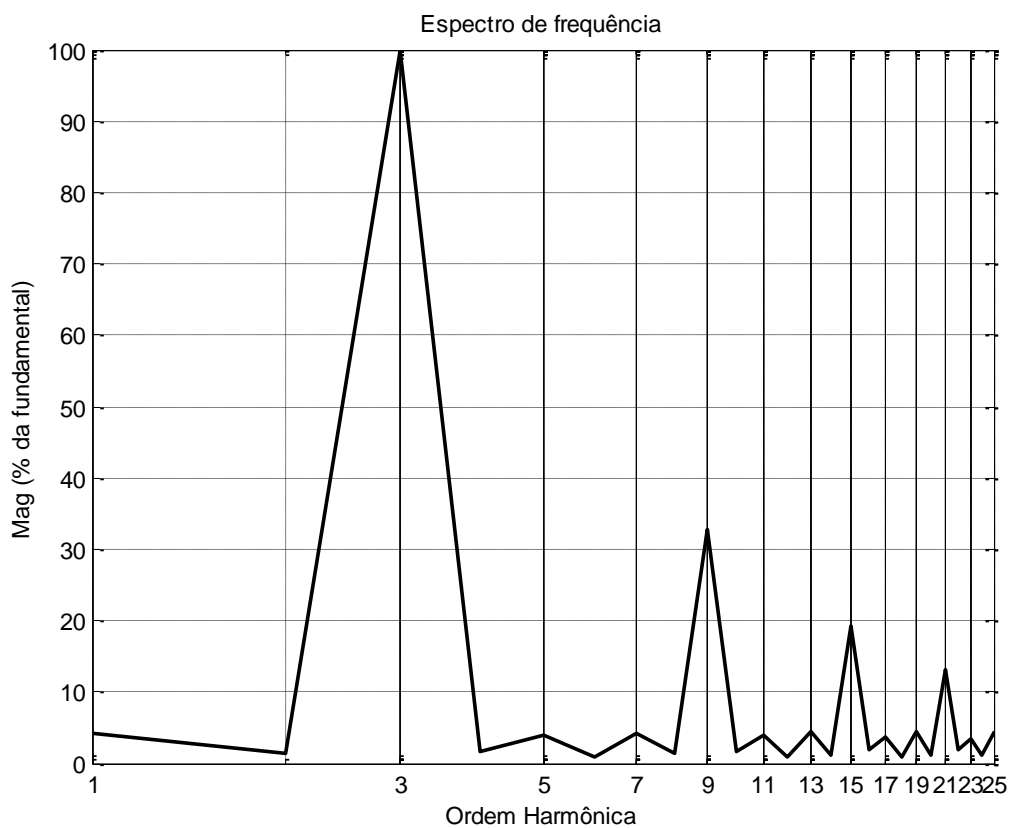


Figura 23 - Espectro harmônico simulado de V_{no} .

4.2 Circuito Modulador

De posse do algoritmo em C++, fez-se uso do programa Proteus para confirmar a frequência do sinal de modulação, Figura 24.

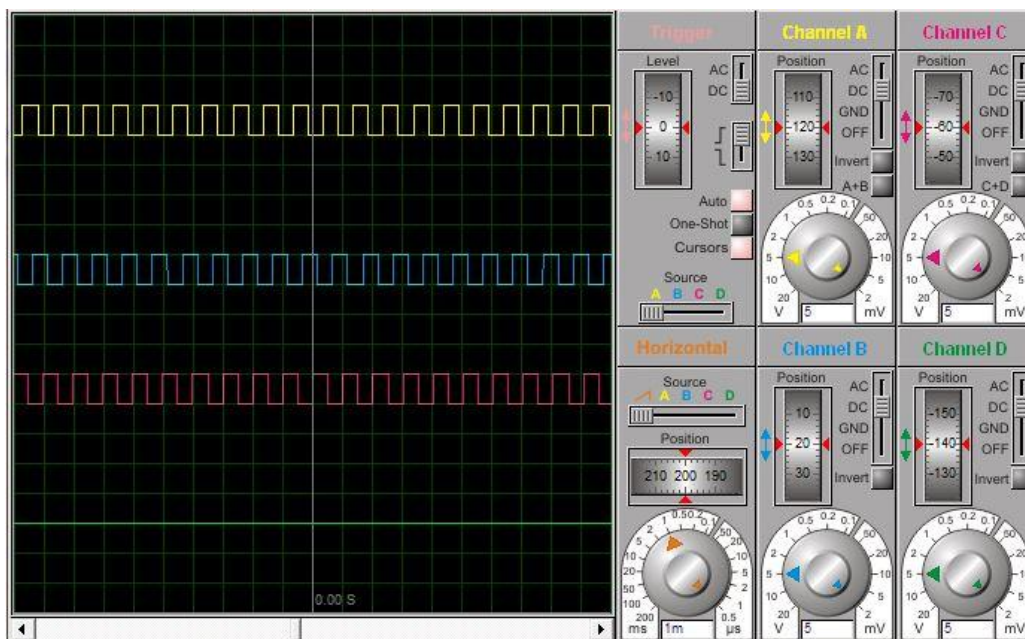


Figura 24 – Six-step no Proteus.

Note que cada quadrado possui 5 V de amplitude, e 1 ms de largura, mostrando que a forma de onda criada possui 1 kHz de frequência, assim como esperado.

Realizado os testes em software, construiu-se a placa responsável pelo *SVPWM*, mostrado na Figura 25.



Figura 25 - Placa com PIC para geração do *SVPWM*.

4.3 Circuito de Acionamento do Módulo IGBT

Primeiramente, para acionamento dos IGBT's construiu-se três circuitos *bootstrap*, cada um para acionar um braço do inversor, como mostrado na Figura 17. A Figura 26 mostra esses três circuitos.

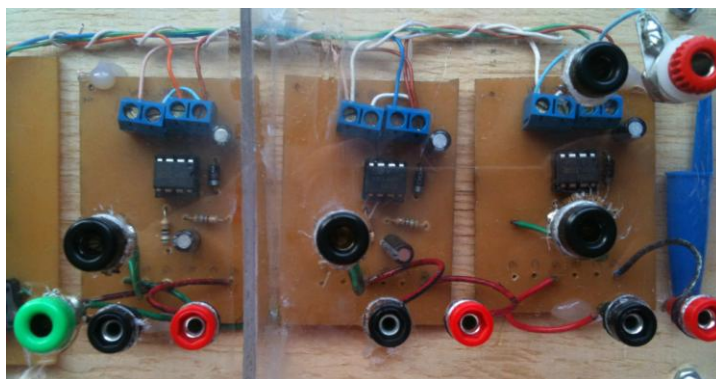


Figura 26 - Placas com os circuitos *bootstrap*.

Num segundo momento, usou-se o osciloscópio para monitorar a forma de onda após as placas de acionamento dos IGBT's. A Figura 27 mostra o sinal medido entre o emissor e a base do IGBT da parte “baixa” do braço inversor.

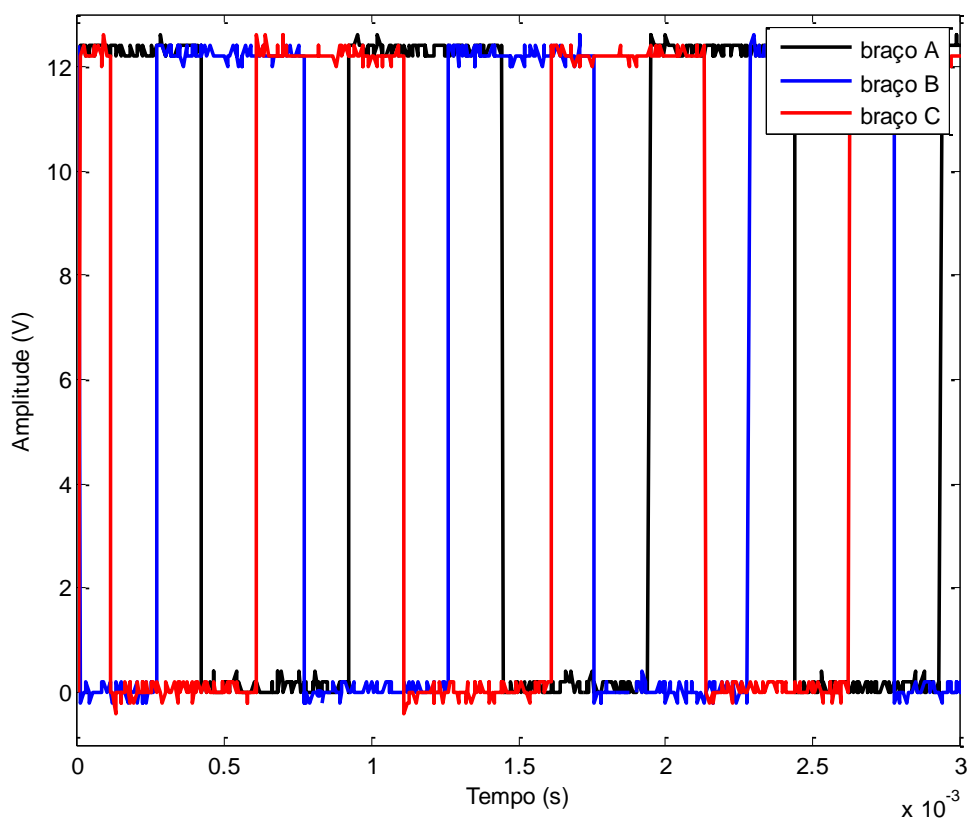


Figura 27 - Sinal após o *bootstrap*.

Ao comparar com a Figura 19, nota-se que as curvas possuem a mesma frequência, divergindo apenas no valor máximo, visto que a simulação não apresenta os ruídos encontrados na prática.

Note, ainda, que o dispositivo recebe em sua entrada lógica uma tensão de 5 V, gerados pelo microcontrolador, e em sua saída tem-se 12 V, valor o qual a placa é alimentada por uma segunda fonte simétrica contínua. Segundo o datasheet do IGBT [45], a tensão V_{GE} é de 15 V, porém através da curva $V_{GE} \times I_C$ apresentada no mesmo, nota-se que os 12 V já são suficientes para fornecer 98% a 99% da corrente necessária para os IGBT's conduzirem.

Outra consideração importante do circuito de acionamento é o tempo morto. A Figura 28 mostra os 520 ns característicos do IR2104. Para levantar essa curva o terra do osciloscópio foi conectado ao coletor da parte inferior, desta forma uma ponta de prova coletou os dados da base do IGBT superior e a outra ponta à base do inferior. Esse último foi invertido ainda no osciloscópio, visto que o sinal deve ser medido com a referência no emissor.

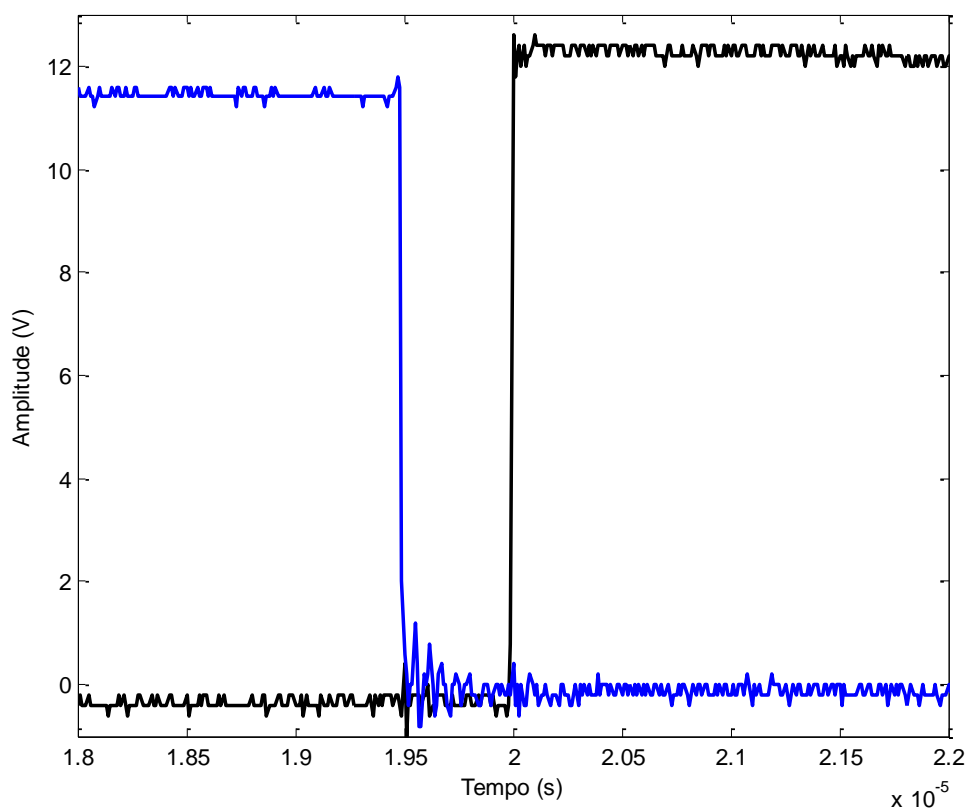


Figura 28 - Tempo morto característico do IR2104.

4.4 Testes com a carga

Por fim, a Figura 17 foi montada em laboratório, obtendo-se a Figura 29. Como se observa usou-se uma fonte contínua simétrica, com -20 V e $+20\text{ V}$.

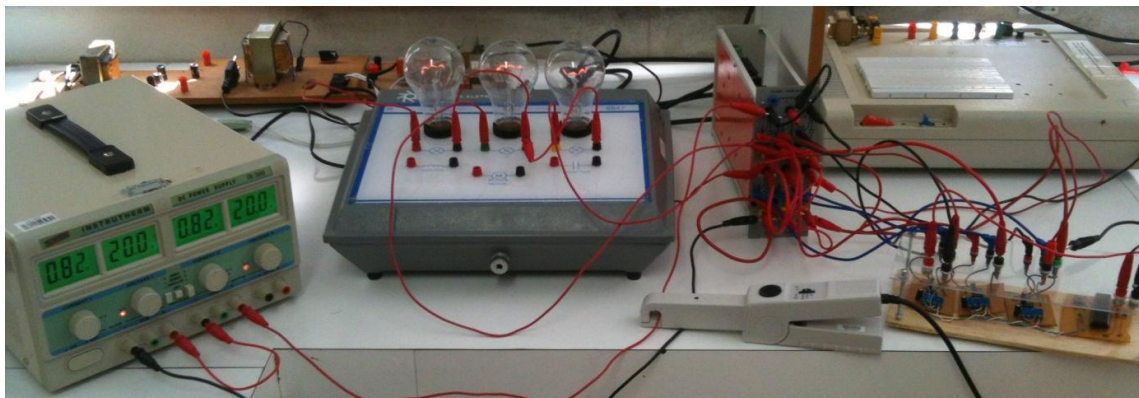


Figura 29 - Montagem prática do inversor.

A partir da montagem foram coletados: a tensão de linha (V_{ab}); a tensão de fase do inversor (V_{ao}); a tensão de sequência zero (V_{no}); e a tensão de fase na carga (V_{an}), Figura 30.

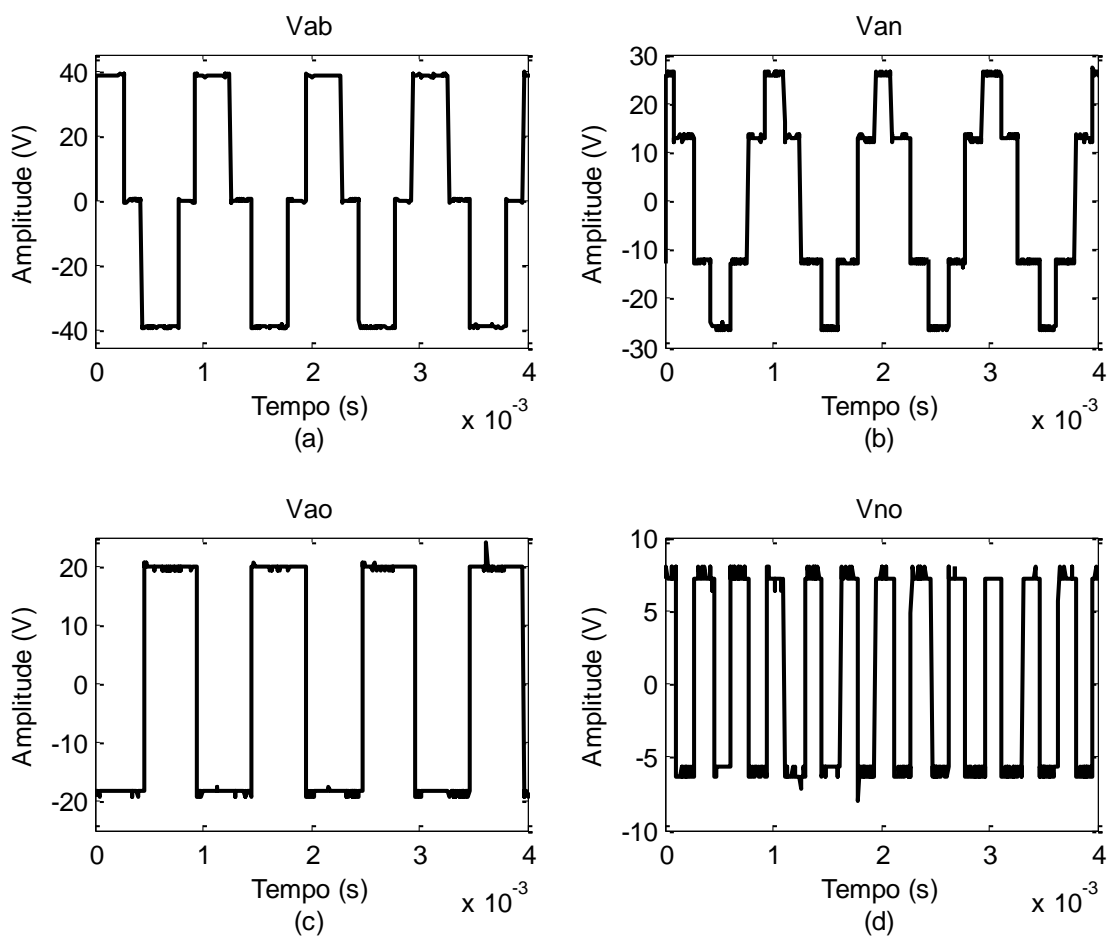


Figura 30 - Tensões (a) V_{ab} (b) V_{an} (c) V_{ao} (d) V_{no} .

Para coletar os dados da tensão de fase do inversor (V_{an}), conectou-se uma ponta do osciloscópio à fase A, e a outra ao ponto médio da fonte simétrica. Da mesma forma realizou-se a medição para a tensão de sequência zero, porém ligando a ponta ao neutro comum da carga.

A partir da Figura 30 (a) nota-se a simetria existente na curva V_{ab} , assim como na Figura 21 (a). Na Figura 30 (a) tem-se uma permanência de 0,33 ms em seus máximos positivo e negativo, enquanto na Figura 21 (a), 0,325 ms, 1,5% a mais.

Pela Figura 30 (d), nota-se que a tensão de sequência zero não possui a simetria dos valores máximos positivos e negativos, ocorridos na Figura 21. Sendo que, quando sua tensão é positiva, ela varia em torno de 7,2 V, e quando negativa em torno de -6 V. Isso, porque, a frequência e tensão nominal das lâmpadas são de 60 Hz e 127 V_{rms}, respectivamente, e a frequência do experimento de 1 kHz com tensão próxima a 30 V_{rms}. Logo as cargas não estavam equilibradas, mesmo possuindo valores nominais iguais.

Da mesma forma que anteriormente, os espectros harmônicos da tensão de linha (V_{ab}) e da tensão de sequência zero (V_{no}) foram levantados. Para a tensão V_{ab} , ilustrado pela Figura 31, observa-se que os harmônicos de ordem 5, 7 e 11 possuem magnitudes muito próximas às vistas na Figura 22, e a partir da ordem 13 os harmônicos intrínsecos à modulação *six-step* ficam mais nítidos no espectro obtido pela simulação, uma vez que não possui variações, como as cargas em desequilíbrio.

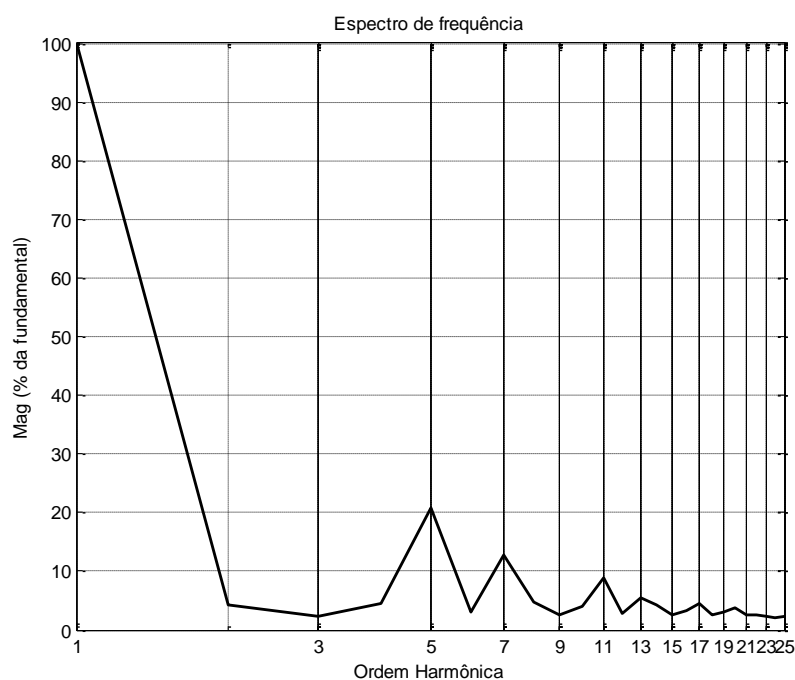


Figura 31 - Espectro harmônico da tensão de linha V_{ab} .

A Figura 32 mostra o espectro harmônico para a tensão de sequência zero. Assim como a Figura 23 nota-se que a tensão de sequência zero é composta pelos harmônicos múltiplos de três. Da mesma forma que o espectro da tensão de linha, os harmônicos de baixa ordem apresentaram magnitudes semelhantes. Indicando que o desequilíbrio das cargas interferiu, principalmente, para os harmônicos a partir da 13ª harmônica.

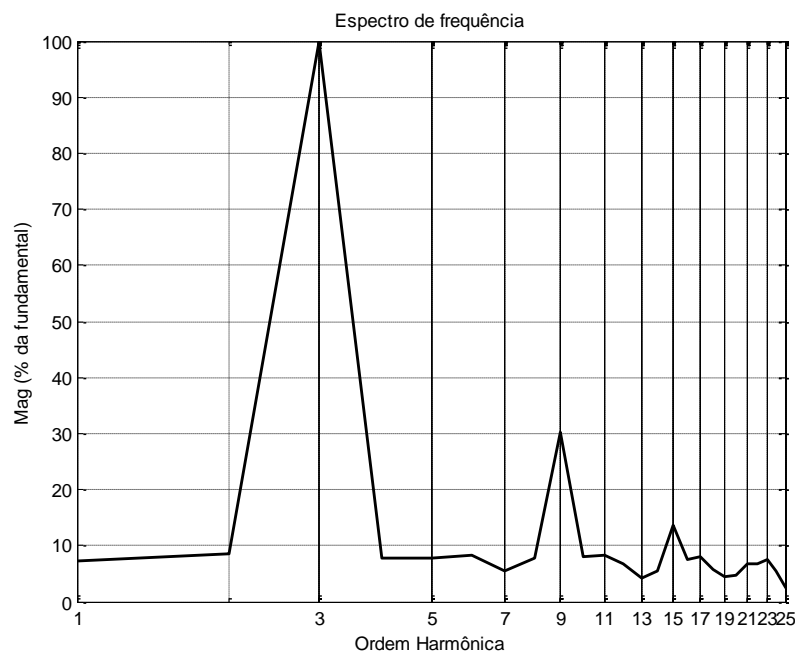


Figura 32 - Conteúdo harmônico da tensão de sequência zero.

Ainda levantou-se a corrente demandada pelo inversor da fonte simétrica de tensão, Figura 33, a fim de verificar se a mesma apresentava algum distúrbio.

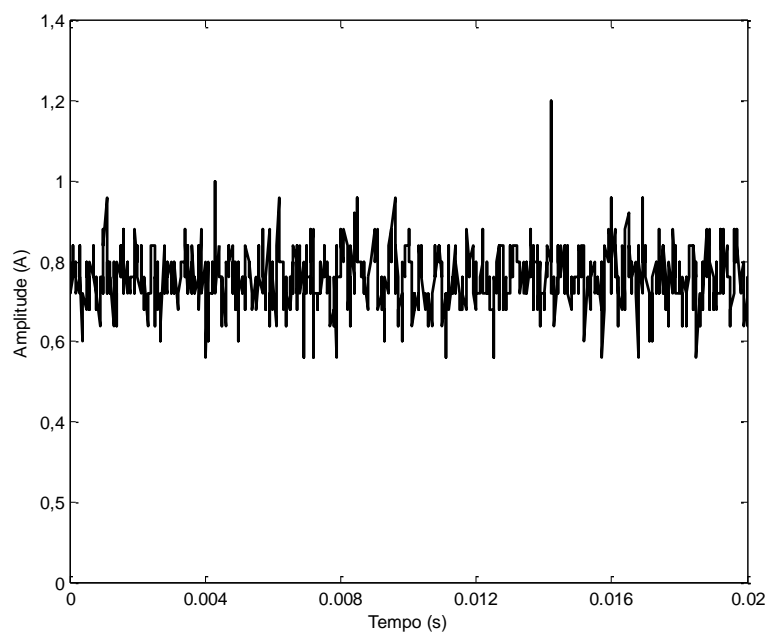


Figura 33 - Corrente demandada pelo inversor.

Observando a Figura 33, nota-se que a corrente não apresenta nenhum pico significativo, mostrando que não houve curto circuito na fonte em nenhum instante. Os valores oscilantes são inerentes ao chaveamento dos IGBT's. Além disso, ela varia em torno de 0,76 A.

5 Conclusões

Através do presente trabalho, nota-se que a construção de um inversor trifásico requer atenção com o acionamento dos semicondutores. Uma vez que, o IGBT de cima da ponte inversora não possui sua referência com o terra do circuito, desta forma não apresenta a tensão necessária entre o emissor e a porta para ligá-lo.

Desta forma, entre as soluções existentes na literatura, o circuito de *bootstrap* correspondeu ao esperado, fornecendo tensão o suficiente para o IGBT conduzir. Seu ponto chave é o dispositivo comutador, aqui o IR2104, o qual tem por finalidade fornecer a tensão da fonte que o alimenta para o IGBT da parte “baixa”, e ainda carregar um capacitor. Num segundo momento, o dispositivo conecta o capacitor à parte “alta”, dessa forma fornecendo a tensão necessária para condução.

Além disso, o IR2104 ainda mostrou uma característica importante, o tempo morto. Como se notou pela Figura 28, o dispositivo apresentou um tempo morto de aproximadamente 520 ns, garantindo que os IGBT's do mesmo braço não fossem ligados simultaneamente, levando ao curto circuito do barramento contínuo.

Com a carga ligada em estrela sem o neutro ligado ao neutro da fonte, caracterizou-se um inversor trifásico com três braços a três fios, e suas curvas foram levantadas. A partir da Figura 30, observou-se que a tensão de linha V_{ab} possui simetria em seus máximos positivos e negativos, permanecendo por 1/3 do período de chaveamento em cada máximo.

Já pela Figura 31, observa-se os harmônicos característicos do sinal *six-step*. Pelo fato de se tratar de uma onda quadrada, têm-se os harmônicos de ordem 5, 7, 11 e 13 em maior quantidade. E assim como citado anteriormente, o *six-step* não apresenta os harmônicos de terceira ordem e seus múltiplos. Esses harmônicos podem ser encontrados na tensão de sequência zero, como ilustrado pela Figura 32.

Por fim, conferiu-se a corrente utilizada pelo inversor da fonte simétrica de tensão, e conclui-se que os ruídos apresentados não caracterizam nenhum distúrbio significativo para o inversor.

Apresentado todos esses pontos, ratifica-se que o presente trabalho alcançou seu objetivo: construção de um inversor trifásico modulado a *SVPWM*.

Para trabalhos futuros, com os conhecimentos e ferramentas adquiridos aqui, é interessante verificar o resultado para outros índices de modulação. Como, por exemplo, abaixo do valor $M < 0,907$, caracterizando a região linear de operação. Ou ainda ser mais específico, e elaborar um algoritmo para redução dos harmônicos e outro para redução das perdas por chaveamento e compará-los.

Referências Bibliográficas

- [1] LING, H. A 3 kW square wave inverter using power transistors. **IEEE Industry Applications**, 1970. 1387-1389.
- [2] KAKU, S.; HASHIMOTO, S.; YOSHIDO, K. PWM sinusoidal inverter with modulation switching and carrier frequency modulation. **IEEE Industry Applications**, 1998. 178-183.
- [3] ZIOGAS, P. D. The delta modulation techniques in static PWM inverters. **IEEE Transactions Industry Applications**, 1981. 199-204.
- [4] VAN DER BROECK, H. W.; SKUDELNY, H. C.; STANKE, G. V. Analysis and realization of a pulsewidth modulator based on voltage space vectors. **IEEE Industry Applications**, 1988. 142-150.
- [5] GERENT, F. H. **Metodologia de Projetos de Inversores Monofásicos de Tensão para Cargas Não-Lineares**. Universidade Federal de Santa Catarina. Florianópolis, p. 184. 2005.
- [6] GONZÁLES, J. D. **Inversores PWM**. Universidad de Ovideo. Gijón, p. 64. 1999.
- [7] CRISTOFOLETTI, S. L. **Dispositivos Semicondutores de Potência: Características, Funcionamento e Aplicações**. UNICEOP - Centro Universitário Central Paulista. São Carlos, p. 182. 2006.
- [8] DUTRA, R. G. **Estudo de um Inversor de Frequência Monofásico do tipo Push-Pull**. Universidade Federal de Viçosa. Viçosa. 2009.
- [9] SANTADER, A. A.; PERIN, A. J.; BARBI, I. A Three-Level Push-Pull Inverter: Analysis, Design and Experimentation. **IEEE Industry Applications**, 1994. 668-674.
- [10] KUO, S. L. Half-Bridge Transistor Inverter for DC Power Conversion. **IEEE Industry Applications**, 1974. 249-253.
- [11] KAMILI, M.; YAMAMOTO, S.; ABE, M. A 50-150 kHz half-bridge inverter for induction heating applications. **IEEE Industry Applications**, 1996. 163-172.
- [12] LAI, R. S.; NGO, K. D. T. A PWM method for reduction of switching loss in a full-bridge inverter. **IEEE Industry Application**, 1994. 122-127.
- [13] DOS REIS, A. C. et al. A full-bridge three-level single phase inverter with stressless commutation cell and special PWM technique. **IEEE Industry Applications**, 1998. 551-557.
- [14] RASHID, M. H. **Eletrônica de Potência - Circuitos, Dispositivos e Aplicações**. 2ª. ed. [S.l.]: Prentice Hall, 1999.
- [15] ALMEIDA, P. M. D. **Modelagem e Controle de Conversores Estáticos Fonte de Tensão Utilizados em Sistemas de Geração Fotovoltaicos Conectados à Rede Elétrica de Distribuição**. Universidade Federal de Juiz de Fora. Juiz de Fora, p. 190. 2011.
- [16] AHMED, A. **Eletrônica de Potência**. [S.l.]: Prentice Hall, 2000.
- [17] DE OLIVEIRA, A. P. S. **Estudo Comparativo e Análise Computacional de Inversores Alimentados por Tensão e por Corrente**. Universidade Federal do Espírito Santo. Vitória, p. 61. 2009.
- [18] RODRIGUES, C. L. C. **Técnicas de Controle de Inversores Monofásicos de Tensão**. Universidade Federal de Minas Gerais. Belo Horizonte, p. 115. 1998.
- [19] SASI, D.; P, J. K. Modelling and Simulation of SVPWM Inverter Fed Permanent

- Magnet Brushless DC Motor Drive. **International Journal of Advanced Research in Electrical**, v. 2, p. 9, May 2013.
- [20] DA SILVA, F. J. G. **Estudo do Chaveamento por Vetores Espaciais em Modulação por Largura de Pulso em Conversores Multiníveis**. Universidade Federal do Rio de Janeiro. Rio de Janeiro, p. 142. 2008.
- [21] ROJAS, R.; OHNISHI, T.; SUZUKI, T. An improved voltage vector control method for neutral-point-clamped inverters. **IEEE Industry Applications**, 1995. 666-672.
- [22] ZHANG, R. et al. A three-phase inverter with a neutral leg with space vector modulation. **IEEE Industry Application**, 1997. 857-863.
- [23] PINHEIRO, H. et al. Modulação Space Vector para Inversores Alimentados em Tensão: Uma Abordagem Unificada. **Controle & Automação**, v. 16, 2005.
- [24] MATTAVELLI, P.; BUSO, S. **Digital Control in Power Electronics**. 1ª. ed. [S.l.]: Morgan & Claypool, 2006.
- [25] FILHO, N. P. **Técnicas de Modulação por Largura de Pulso Vetorial para Inversores Fonte de Tensão**. Universidade Federal de Itajubá. Itajubá, p. 250. 2007.
- [26] HAVA, A.; LIPO, T. A. Simple analytical and graphical methods for carrier based PWM VSI drives. **IEEE Transactions on Power Electronics**, 1999. 49-61.
- [27] KHANH, N. T. A simple wide range space vector pwm controller algorithm for voltage-fed inverter induction motor drive including six-step mode, 2010.
- [28] MONDAL, S. K. et al. Space Vector Pulse Width Modulation of Three-Level Inverter Extending Operation Into Overmodulation Region. **IEEE Transactions on Power Electronics**, March 2003. 604-611.
- [29] KEYHANI, A. **Pulse-Width Modulation (PWM) Techniques**. The Ohio State University. Ohio.
- [30] POMILIO, J. A. **Eletrônica de Potência**. Universidade de Campinas. Campinas. 2007.
- [31] ADUR, M.; MURINELI, M.; JUNIOR, N. C. **Eletrônica de Potência - Inversor de Frequência Trifásico**. Faculdade Assis Gurgacz. Cascavél, p. 39. 2011.
- [32] PADILHA, F. J. D. C. **Implementação de um inversor NPC com ênfase no circuito de acionamento e controle de equalização**. Universidade Federal do Rio de Janeiro. Rio de Janeiro, p. 141. 2006.
- [33] MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power Electronics: Converters, Applications, and Design**. 2ª. ed. [S.l.]: John Wiley & Sons.
- [34] CORTIZO, P. C. **Fontes de alimentação c.c.- c.a.** Universidade Federal de Minas Gerais. Belo Horizonte.
- [35] TURCATTO, C. A. **Inversor de tensão 127V/1kVA**. Universidade Federal do Rio Grande do Sul. Porto Alegre, p. 56. 2010.
- [36] BASCOPE, R. P. T.; PERIN, A. J. **O Transistor IGBT Aplicado em Eletrônica de Potência**. Porto Alegre: Sagra, 1997.
- [37] PRAÇA, P. P. **Projeto, implementação e comparação de controladores digitais aplicados a um inversor três níveis**. Universidade Federal do Ceará. Fortaleza, p. 154. 2006.
- [38] PEREIRA, F. **Microcontrolador PIC - Programação em C**. 3ª. ed. São Paulo: Érica, 2003.
- [39] RESENDE, M. D. O. **Desenvolvimento de um sistema supervisor com acesso remoto para o controle de um processo de acionamento elétrico utilizando inversor de frequência**. Universidade Federal de Viçosa. Viçosa, p. 66. 2014.

- [40] **Microship - Datasheet PIC 18f4550.** Disponível em: <<http://ww1.microchip.com/downloads/en/devicedoc/39632c.pdf>>. Acesso em: Agosto 2013.
- [41] ASSEF, A. **Disciplina de Sistemas Microcontrolados - Contador/Temporizador TIMER 0 - PIC16F877A.** Universidade Tecnológica Federal do Paraná. Curitiba.
- [42] EVARISTO, J. **Aprendendo a Programar Programando na Linguagem C.** Universidade Federal de Alagoas. [S.l.], p. 139.
- [43] **International Rectifier - IR2104.** Disponível em: <<http://www.irf.com/product-info/datasheets/data/ir2104.pdf>>. Acesso em: Agosto 2013.
- [44] DATAPOOL, 2014. Disponível em: <http://www.datapool.com.br/index.php?area=prod&campo=Eletr%EF%BF%BDnica%20de%20Pot%EF%BF%BDncia&name=Sistema%20Unificado&id=81&id_cat=15>. Acesso em: Abril.
- [45] **International Rectifier - IGBT IRG4PC30UD.** Disponível em: <<http://www.irf.com/product-info/datasheets/data/irg4pc30ud.pdf>>. Acesso em: Abril 2014.