



## ACELERADORES RECONFIGURÁVEIS PARA APRENDIZADO DE MÁQUINAS

Dener Vieira Ribeiro<sup>1</sup>, José Augusto M. Nacif<sup>1</sup>, Lucas Bragança Silva<sup>1</sup>, Ricardo Ferreira<sup>1</sup>

<sup>1</sup>Departamento de Informática – Universidade Federal de Viçosa (UFV)

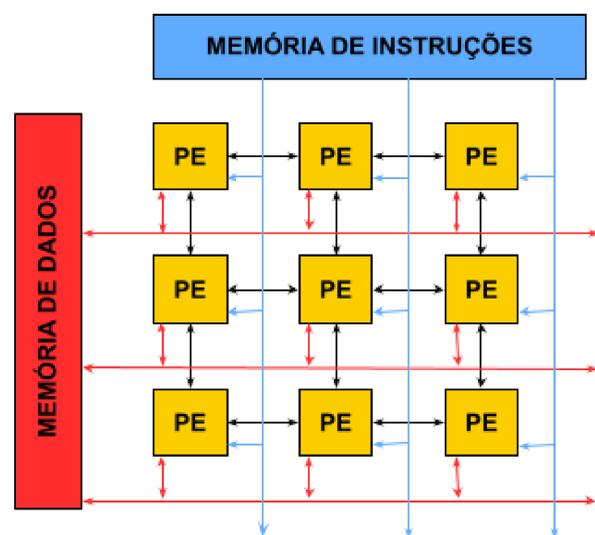
{dener.ribeiro,lucas.braganca,ricardo,jnacif}@ufv.br

Pesquisa – Ciência da Computação – Ciências Exatas e Tecnológicas

Palavras-Chave: HPCGRA, Aceleradores, Arquiteturas Reconfiguráveis

### Introdução

Os **CGRAs** vêm sendo utilizados para **acelerar** e otimizar diversos problemas devido às suas características físicas que permitem uso de **paralelismo** espacial e temporal.



### Objetivos

Desenvolver algoritmos que permitem a **geração de códigos de descrição de hardware** a serem utilizados em **elementos de processamento** de arquiteturas de **CGRAs** a partir de um formato predefinido na notação **JSON**.

### Material e Métodos



Criação do **Dataflow**.



Implantação no **HPCGRA**.



Representação do **PE**.



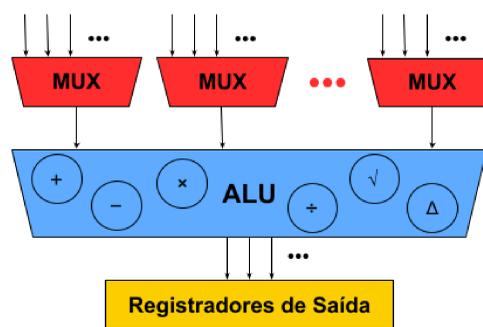
Execução no **FPGA**.



Transformação em **Verilog**.

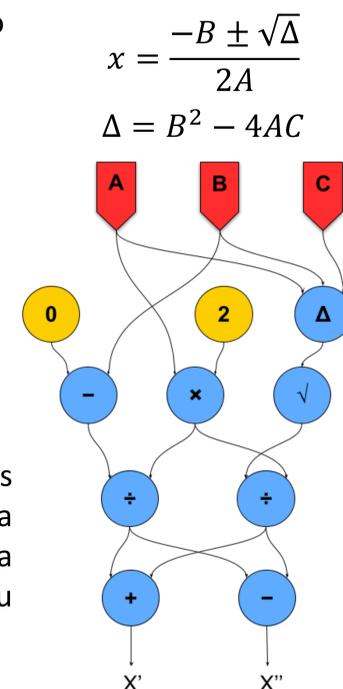
### Resultados e Discussão

Operações genéricas trazem **facilidades** ao programador e permitem **reuso**.



Um operador pode conter diversas **entradas** e **saídas**, e apresenta internamente um **fluxo de dados** gerado a partir de constantes, operações básicas, ou operações criadas pelo usuário.

```
{  
  "opcode": "bhaskara",  
  "inputs": ["A", "B", "C"],  
  "outputs": ["X1", "X2"],  
  "dataflow": [{ ... }, { ... }, ... ]  
}
```



### Conclusões

A melhoria na capacidade de criação de **operações genéricas** proporciona uma maior facilidade no desenvolvimento de arquiteturas reconfiguráveis com a utilização de **descrições em alto nível**. Dessa forma, há um melhor aproveitamento do potencial do **CGRA** em aplicações com demandas específicas, além de uma otimização do tempo do programador.

### Bibliografia

SILVA, Lucas; et. al. HPCGRA - An Orthogonal Designed CGRA Generator for High Performance Spatial Accelerators

### Agradecimentos

Agradeço ao **CNPq** pelo apoio financeiro e à **UFV** pela infraestrutura.