

# Programa Analítico de Disciplina

## INF 251 - Organização de Computadores I

Departamento de Informática - Centro de Ciências Exatas e Tecnológicas

Catálogo: 2023

Número de créditos: 6

Carga horária semestral: 90h

Carga horária semanal teórica: 4h

Carga horária semanal prática: 2h

Carga horária de extensão: 0h

Semestres: II

### Objetivos

Apresentar os conceitos de Álgebra Booleana, projetos de circuitos digitais e processadores, que constituem a base para compreensão do hardware.

### Ementa

História dos sistemas digitais. Sistemas de numeração. Codificação. Álgebra de Booleana. Métodos de minimização. Blocos combinacionais. Aritmética binária. Flip-flops e registradores. Memória. Circuitos seqüenciais. Linguagem Assembler. Microprogramação. Linguagens de descrição de hardware.

### Pré e correquisitos

INF 112 ou (ELT 312 e INF 100)

### Oferecimentos obrigatórios

*Não definidos*

### Oferecimentos optativos

*Não definidos*

## INF 251 - Organização de Computadores I

| Conteúdo   |    |    |    |    |    |
|--|----|----|----|----|----|
| Unidade  | T  | P  | ED | Pj | To |
| <b>1. História dos sistemas digitais</b><br>1. Evolução das tecnologias<br>2. Níveis de abstração<br>3. Descrição estrutural e comportamental<br>4. Organização e arquitetura de computadores  | 2h | 0h | 0h | 0h | 2h |
| <b>2. Sistemas de numeração</b><br>1. Conceito digital e analógico<br>2. Processo de digitalização<br>3. Base binário, octal, hexadecimal<br>4. Conversão de base  | 2h | 0h | 0h | 0h | 2h |
| <b>3. Codificação</b><br>1. Código Binário<br>2. Código BCD<br>3. Código ASCII<br>4. Diferença de codificação e criptografia<br>5. Conceitos de detecção e correção de erros   | 2h | 0h | 0h | 0h | 2h |
| <b>4. Álgebra de Booleana</b><br>1. Operações lógicas<br>2. Portas<br>3. Tabelas-verdade<br>4. Análise e síntese<br>5. Formas canônicas de funções<br>6. Soma de produtos e produtos soma<br>7. NAND e NOR<br>8. Teorema de DeMorgan<br>9. Funções de múltiplas saídas | 4h | 0h | 0h | 0h | 4h |
| <b>5. Métodos de minimização</b><br>1. Mapas de Karnaugh<br>2. Implicantes primos<br>3. Métodos formais<br>4. Lógica dos níveis e multi-nível<br>5. Ferramentas de síntese   | 6h | 0h | 0h | 0h | 6h |
| <b>6. Blocos combinacionais</b><br>1. Decodificadores<br>2. Codificadores e multiplexadores<br>3. Implementação de lógica com MUX  | 2h | 0h | 0h | 0h | 2h |
| <b>7. Aritmética binária</b><br>1. Implementação, soma binária<br>2. Representação com sinal<br>3. Complemento de dois<br>4. Subtração<br>5. Somadores em cascata e cai-um antecipado (look-ahead)<br>6. Subtratores<br>7. Comparadores                                | 4h | 0h | 0h | 0h | 4h |

A autenticidade deste documento pode ser conferida no site <https://siadoc.ufv.br/validar-documento> com o código: P2NJ.8H9R.SGAS

|   |    |    |    |    |    |
|---|----|----|----|----|----|
| <b>8. Flip-flops e registradores</b><br>1. Rs<br>2. Tipo d<br>3. Sincronismo<br>4. Jk<br>5. Registradores<br>6. Deslocamento<br>7. Contadores síncronos e assíncronos   | 4h | 0h | 0h | 0h | 4h |
| <b>9. Memória</b><br>1. Barramento e tri-state<br>2. Decodificação<br>3. Concepção em módulos<br>4. Lógica associativa<br>5. Tipos básicos de cache   | 6h | 0h | 0h | 0h | 6h |
| <b>10. Circuitos seqüenciais</b><br>1. Modelo de máquina de estado<br>2. Diagrama de estado<br>3. Técnicas de Codificação e Minimização<br>4. Implementação Física  | 6h | 0h | 0h | 0h | 6h |
| <b>11. Linguagem Assembler</b><br>1. Ciclo busca, decodifica e executa<br>2. Programação em assembler<br>3. Instruções: tipo de formatos<br>4. Modos de endereçamento<br>5. Chamada de rotinas<br>6. Interrupções | 8h | 0h | 0h | 0h | 8h |
| <b>12. Microprogramação</b><br>1. Implementação<br>2. Hardwired, risc, datapht e unidade de controle  | 8h | 0h | 0h | 0h | 8h |
| <b>13. Linguagens de descrição de hardware</b><br>1. Abordagem com C, VHDL e VERILOG<br>2. Síntese Lógica   | 6h | 0h | 0h | 0h | 6h |
| <b>14. Portas lógicas</b><br>1. Teste de circuitos básicos com portas lógicas AND, OR, XOR, NOT, NAND, NOR<br>2. Montagem de um circuito XOR com portas NAND<br>3. Simulação e montagem em protoboard             | 0h | 2h | 0h | 0h | 2h |
| <b>15. Álgebra de Boole</b><br>1. Síntese de um sistema de alarme<br>2. Minimização com karnaugh<br>3. Simulação e montagem em protoboard   | 0h | 2h | 0h | 0h | 2h |
| <b>16. Circuitos combinacionais</b><br>1. Síntese de um circuito em dois níveis e multinível com ferramentas (espresso e sis)<br>2. Simulação   | 0h | 2h | 0h | 0h | 2h |
| <b>17. Circuitos aritméticos I</b><br>1. Montagem de somador 2-bits<br>2. Protoboard e simulação  | 0h | 2h | 0h | 0h | 2h |

A autenticidade deste documento pode ser conferida no site <https://siadoc.ufv.br/validar-documento> com o código: P2NJ.8H9R.SGAS

|  |            |            |           |           |            |
|--|------------|------------|-----------|-----------|------------|
| <b>18. Circuitos aritméticos II</b><br>1. Simulação de um somador-subtrator 4bits<br>2. Simulação de um somador look-ahead | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>19. Projeto de uma ALU modular</b>  | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>20. Flip-Flop RS, Tipo D e JK</b>   | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>21. Registrador de deslocamento</b><br>1. Conversão Serial/Paralelo   | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>22. Memória</b><br>1. Endereçamento, ciclo de leitura, ciclo de escrita, montagem modular                               | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>23. Implementação de uma máquina de estados</b>   | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>24. Projeto de comunicação com detecção e correção de erros</b>   | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>25. Projeto de um sistema com barramentos</b>   | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>26. Projeto de uma cache</b>  | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>27. Projeto de um datapath e de uma unidade de controle</b>   | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>28. Projeto para introdução da técnica de pipeline</b>  | 0h         | 2h         | 0h        | 0h        | 2h         |
| <b>Total</b>   | <b>60h</b> | <b>30h</b> | <b>0h</b> | <b>0h</b> | <b>90h</b> |

Teórica (T); Prática (P); Estudo Dirigido (ED); Projeto (Pj); Total (To);

| <b>Planejamento pedagógico</b> |  |
|--------------------------------|--|
| <b>Carga horária</b>           | <b>Itens</b>   |
| Teórica                        | Apresentação de conteúdo oral e escrito com o apoio de equipamento (projektor, quadro-digital, TV, outros) |
| Prática                        | Prática executada por todos os estudantes  |
| Estudo Dirigido                | <i>Não definidos</i>   |
| Projeto                        | <i>Não definidos</i>   |
| Recursos auxiliares            | <i>Não definidos</i>   |

## INF 251 - Organização de Computadores I

### Bibliografias básicas

*Não definidas*

### Bibliografias complementares

| Descrição   | Exemplares |
|---|------------|
| ERCEGOVAC, M.; LANG, T.; MORENO, J.H. Introdução aos Sistemas Digitais. Bookman, 2000.  | 0          |
| HAYES, J.P. Introduction to Digital Logic Design. New York: Editora Addison-Wesley, 1993.   | 1          |
| HENNESSY, J.L.; PATTERSON, D.A. Computer organization and design: the hardware/software interface; 4ª ed. Morgan Kaufmann, 2011,pp914 | 6          |
| IDOETA, I.; CAPUANO, F.G. Elementos de eletrônica digital, 3ª ed., São Paulo: Livros Erica, 1982, 504p.                               | 0          |
| KATZ, R. Contemporary Logic Design. Benjamin/Cummings, 1994.  | 1          |
| LOURENÇO, A.C. Sistemas numéricos e álgebra booleana. São Paulo: Érica, 1994, 90p.  | 0          |
| MANO, M. Digital Design. New York: Editora Prentice-Hall International, 2ª edição, 1991.  | 2          |
| TAUB, H. Circuitos Digitais e Microprocessadores. São Paulo: Editora McGraw-Hill do Brasil, 1984.                                     | 1          |
| TANENBAUM, A.S. Organização estruturada de computadores. Rio de Janeiro: Prentice-Hall do Brasil, c1992, 460p.                        | 20         |
| TOKHEIM, R.L. Princípios digitais, São Paulo: McGraw-Hill, 256p.(Coleção Schaum).   | 0          |