

# Programa Analítico de Disciplina

## INF 250 - Organização de Computadores

Departamento de Informática - Centro de Ciências Exatas e Tecnológicas

Catálogo: 2022

Número de créditos: 4  
Carga horária semestral: 60h  
Carga horária semanal teórica: 4h  
Carga horária semanal prática: 0h  
Semestres: II

### Objetivos

Apresentar os conceitos para projetos de circuitos digitais, memórias e processadores, que constituem a base para compreensão do hardware.

### Ementa

Blocos combinacionais e projeto de circuitos com aritmética binária e Ponto Flutuante (Multiplicação/Adição). Flip Flop e Módulos de Memória. Linguagem de Descrição de Hardware. Maquinas de Estado e Projeto RTL. Circuitos seqüenciais Síncronos e Assíncronos. Linguagem Assembler e Modos de Endereçamento, Interrupcao, assembler com chamada de função e montadores. Barramento, Comunicações, Interfaces e Periféricos. Microprogramação. Processador RISC com Pipeline. Projeto de Sistemas Digitais.

### Pré e correquisitos

(INF 150 e INF 110) ou (ELT 312 e INF 100)

### Oferecimentos obrigatórios

Curso	Período
Ciência da Computação	4

### Oferecimentos optativos

*Não definidos*

## INF 250 - Organização de Computadores

Conteúdo					
Unidade	T	P	ED	Pj	To
<p><b>1. Blocos combinacionais e projeto de circuitos com aritmética binária e Ponto Flutuante (Multiplicação/Adição).</b></p> <p>1. Blocos combinacionais                      1. Somador Ripple Carry,                      2. Subtrator, Multiplicador                      3. Comparador</p> <p>2. Ponto Flutuante                      1. Representação IEEE 754                      2. Representação simplificada                      3. Multiplicação e Adição.</p>	6h	0h	0h	0h	6h
<p><b>2. Flip Flop e Módulos de Memória</b></p> <p>1. Flip Flop                      1. SR                      2. Tipo D                      3. JK</p> <p>2. Módulos de Memória                      1. RAM e ROM                      2. SRAM                      3. DRAM</p>	4h	0h	0h	0h	4h
<p><b>3. Linguagem de Descrição de Hardware</b></p> <p>1. Linguagem de Descrição de Hardware                      1. Estrutural                      2. Fluxo de Dados                      3. Comportamental</p>	4h	0h	0h	0h	4h
<p><b>4. Maquinas de Estado e Projeto RTL</b></p> <p>1. Maquinas de Estado                      1. Modelos de Mealy e Moore                      2. Implementação com Portas Lógicas e FlipFlop                      3. Implementação com Memória                      4. Codificação e Minimização de Estados                      5. Implementação em Linguagem de Descrição de Hardware</p> <p>2. Projeto no Nível de Registro                      1. Controle                      2. Caminho de Dados</p>	10h	0h	0h	0h	10h
<p><b>5. Circuitos seqüenciais Síncronos e Assíncronos.</b></p> <p>1. Circuito Sequencial Síncrono.                      1. Protocolos                      2. Habilitação e Inicialização</p> <p>2. Assíncrono                      1. Protocolos                      2. Filas                      3. Relógios</p>	4h	0h	0h	0h	4h

A autenticidade deste documento pode ser conferida no site <https://siadoc.ufv.br/validar-documento> com o código: ETM6.HZQC.AM7L

<b>6. Linguagem Assembler e Modos de Endereçamento</b> 1. Linguagem Assembler 1. Leitura e Escrita em Memória 2. Instruções de Lógico/Aritmética 3. Instruções condicionais 4. Desvios e Laços 2. Modos de Endereçamento 1. Absoluto 2. Imediato 3. Direto e Indireto.	8h	0h	0h	0h	8h
<b>7. Interrupção, assembler com chamada de função e montadores. Barramento, Comunicações, Interfaces e Periféricos.</b> 1. Interrupção e Armadilhas 2. Assembler com chamada de função 1. Pilha 3. Montadores; 4. Barramento 1. Processador Memória 5. Comunicações 1. Serial Síncrona 2. Assíncrona 3. Exemplos de Protocolos 6. Interfaces e Periféricos 1. Disco, Vídeo e Teclado	6h	0h	0h	0h	6h
<b>8. Microprogramação. Processador RISC com Pipeline.</b> 1. Microprogramação 1. Vertical e Horizontal 2. História 2. Processador RISC com Pipeline 1. RISC básico sem pipeline 2. Pipeline simples com 5 estágios 3. Desvio 4. Dependência de Dados 5. Conflitos Estruturais 6. Encaminhamento 7. Dependência de Memória 8. Predição Simples de Desvios	14h	0h	0h	0h	14h
<b>9. Projetos de Sistemas Digitais</b> 1. Hierárquico 2. Modular 3. Teste	4h	0h	0h	0h	4h
<b>Total</b>	<b>60h</b>	<b>0h</b>	<b>0h</b>	<b>0h</b>	<b>60h</b>

Teórica (T); Prática (P); Estudo Dirigido (ED); Projeto (Pj); Total (To);

<b>Planejamento pedagógico</b>	
<b>Carga horária</b>	<b>Itens</b>
Teórica	Apresentação de conteúdo oral e escrito com o apoio de equipamento (projektor, quadro-digital, TV, outros); Debate mediado pelo professor; e Apresentação de conteúdo oral e escrito em quadro convencional
Prática	<i>Não definidos</i>

A autenticidade deste documento pode ser conferida no site <https://siadoc.ufv.br/validar-documento> com o código: ETM6.HZQC.AM7L

Estudo Dirigido	<i>Não definidos</i>
Projeto	<i>Não definidos</i>
Recursos auxiliares	<i>Não definidos</i>

## INF 250 - Organização de Computadores

### Bibliografias básicas

Descrição	Exemplares
PATTERSON, David A.; HENNESSY, John L. Organização e projeto de computadores: a interface hardware/software. 4 ed. Rio de Janeiro: Elsevier, 2014. xix, 709 p. ISBN 9788535235852 (broch.).	6
PATTERSON, David A.; HENNESSY, John L. Computer organization and design: the hardware/software interface. 4th ed. Burlington, MA: Morgan Kaufmann Publishers, c2009. 1 v. ISBN 9780123744937 (pbk.).	4
TOCCI, Ronald J. Sistemas digitais: princípios e aplicações. São Paulo: Pearson Prentice Hall, 2008. 804 p. ISBN 9788576050957 (broch.).	8
MANO, M. Morris; CILETTI, Michael D. Digital design: with a introduction to the verilog HDL. 5th ed., 1st. impr. Noida, IN: New Delhi, India: [s.n.], c2013. xv, 678 p. ISBN 9788131794746 (pbk.).	1

### Bibliografias complementares

Descrição	Exemplares
MANO, M. Morris. Digital design. 2.ed. London: Prentice-Hall International, 1991. 516 p. ISBN 0-13-212994-9.	3